



# **EKSPERYMENTY EMI/EMC** **z wykorzystaniem skanera pola bliskiego** **Y.I.C. Technologies** **DO CELÓW EDUKACYJNYCH LUB DEMONSTRACYJNYCH** ***Zestaw slajdów dla instruktora***

**Prof. Dr. Arturo Mediano**  
Dept. Electronics Engineering and Communications  
UNIVERSITY OF ZARAGOZA (HISZPANIA)  
[amediano@unizar.es](mailto:amediano@unizar.es)



### **IMPORTANT**

*Ten dokument PowerPoint został stworzony dla YIC i partnerów YIC z myślą o umożliwieniu tłumaczenia na inne języki. Dokument może być używany w stanie "takim jaki jest" ("as is") w połączeniu z Zestawem Edukacyjnym (Education Kit) i skanerami YIC.*

*Plik ani jego zawartość techniczna nie mogą być zmieniane ani wykorzystywane do innych celów bez pisemnej zgody autora, w szczególności do publikacji lub kursów komercyjnych.*

**Prof. Dr. Arturo Mediano**

Dept. Electronics Engineering and Communications

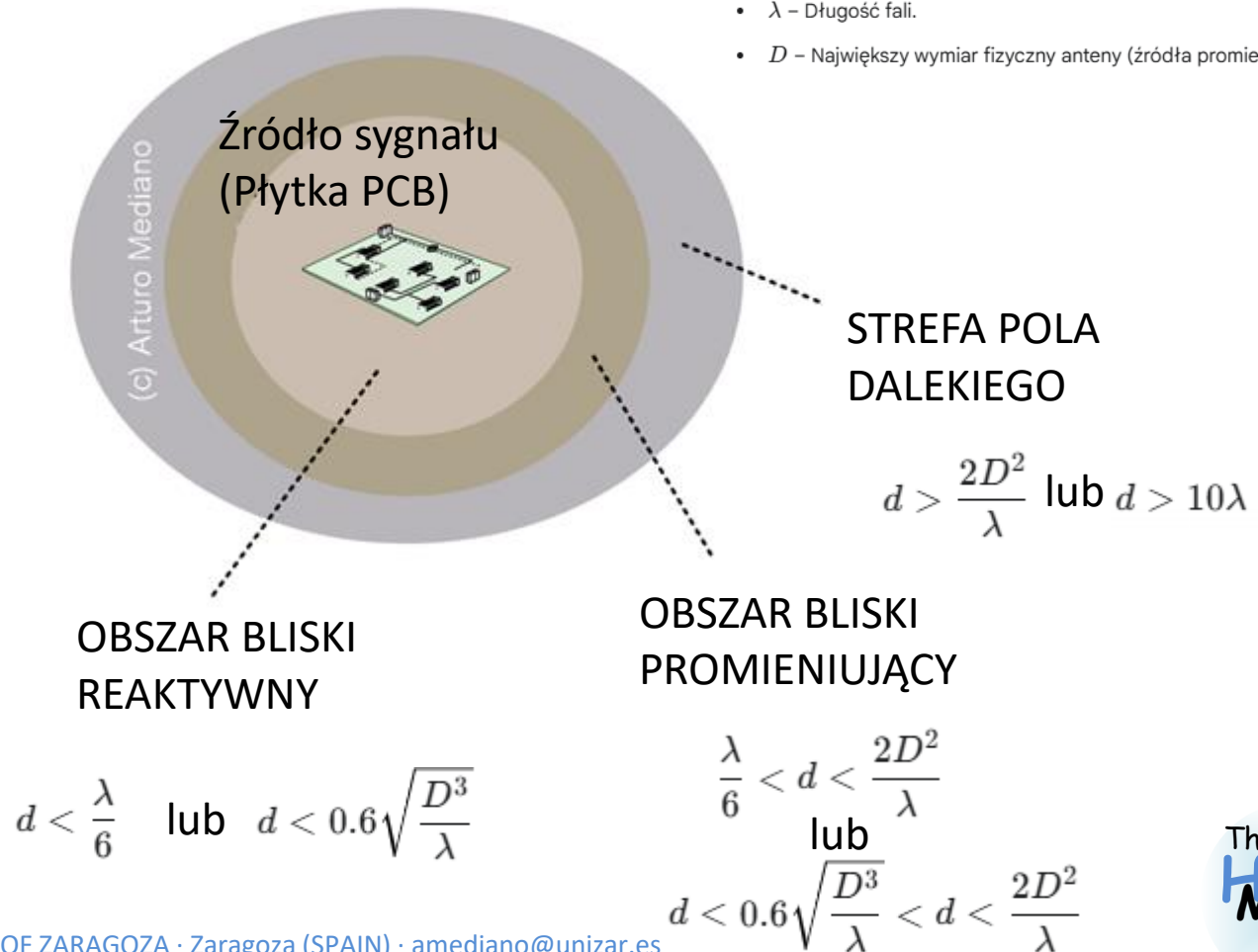
UNIVERSITY OF ZARAGOZA (HISZPANIA)

amediano@unizar.es

# Pole bliskie to ...

**Legenda symboli:**

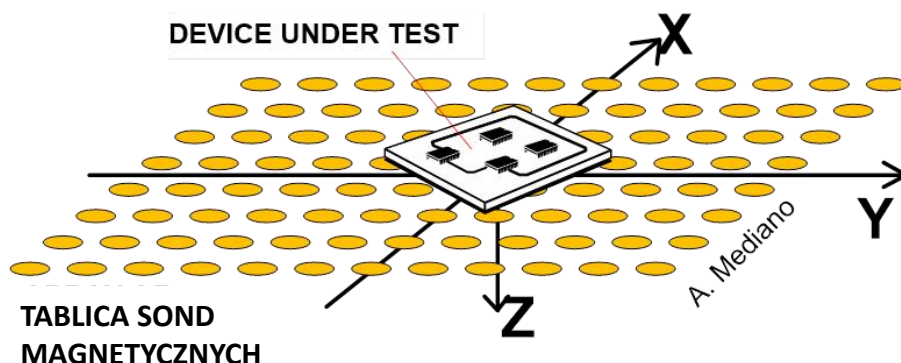
- $d$  – Odległość od źródła.
- $\lambda$  – Długość fali.
- $D$  – Największy wymiar fizyczny anteny (źródła promieniowania).



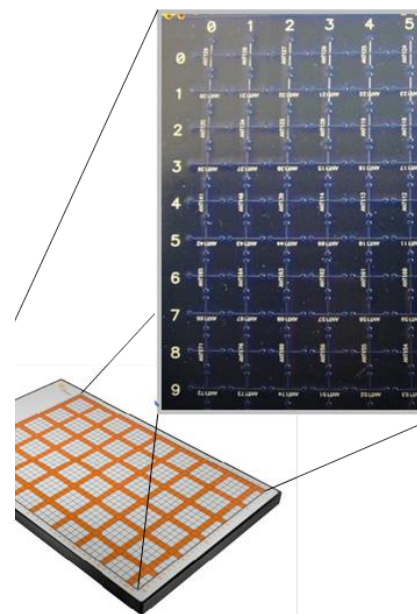
# Skanner EMScanner od Y.I.C.

Ta informacja może się różnić (być zmienna) w zależności od modelu skanera, analizatora widma lub zmian w produkcji.

## EMScanner from Y.I.C.



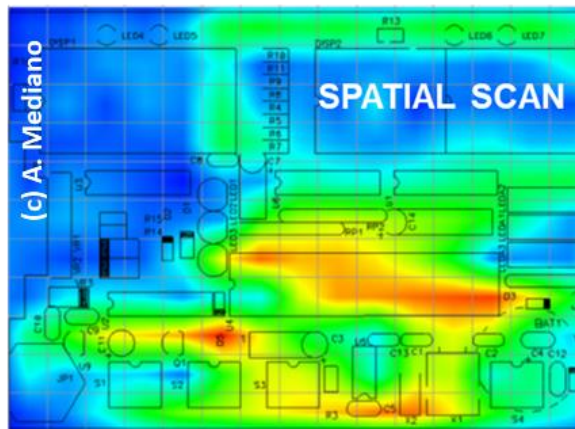
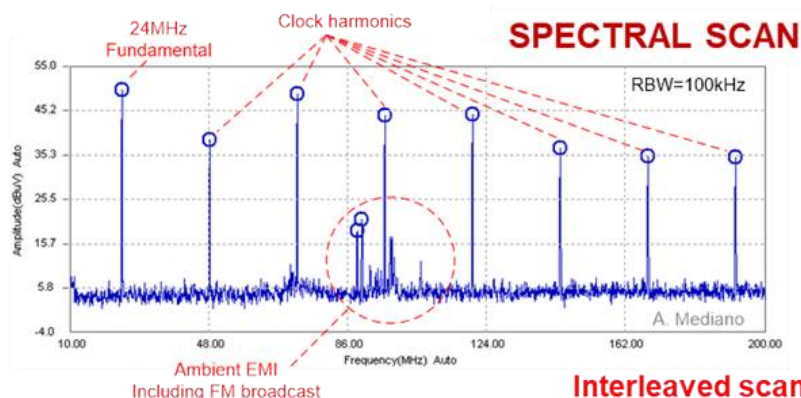
Skanner stołowy. 2436 pętli tworzących 1218 sond pola magnetycznego (pola H). Rozmieszczonych co 7,5 mm w elektronicznie przełączanej macierzy (szyku). Pasma pracy: od 150 kHz do 8 GHz.



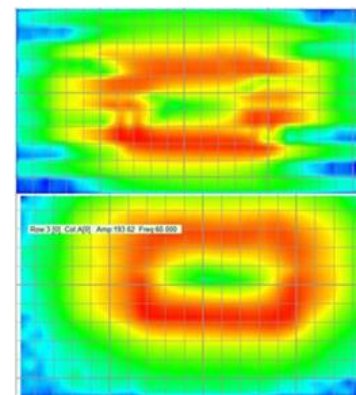
- 150 kHz – 8 GHz (Pasma pracy).
  - Anteny o czułości do -135 dBm (\*).
  - Obszar skanowania: 21,8 cm x 31,6 cm.
  - Rozdzielczość 58 mikronów (\*).
  - Szybka elektronika przełączająca (układy przełączające).
  - Czas rzeczywisty (< 1s) – (Skanowanie w czasie rzeczywistym, poniżej 1 sekundy).
  - Nie wymaga komory (możliwość pracy poza komorą bezodbićową).
- (\*) Zależne od modelu

# Mapowanie częstotliwości i lokalizacji, w kontekście EMC

- Skanowanie spektralne
- Skanowanie przestrzenne
- Skanowanie spektralno-przestrzenne
- Skanowanie w czasie rzeczywistym
- Znajdowanie źródła emisji
- Znajdowanie niebezpiecznych częstotliwości
- Lokalizacja Pętli Krytycznych
- Wgląd w pierwotne przyczyny
- Problemy z układem
- Problemy z okablowaniem
- Problemy z ekranowaniem
- Pre-zgodność
- Ocena przeprojektowania



Interleaved scan



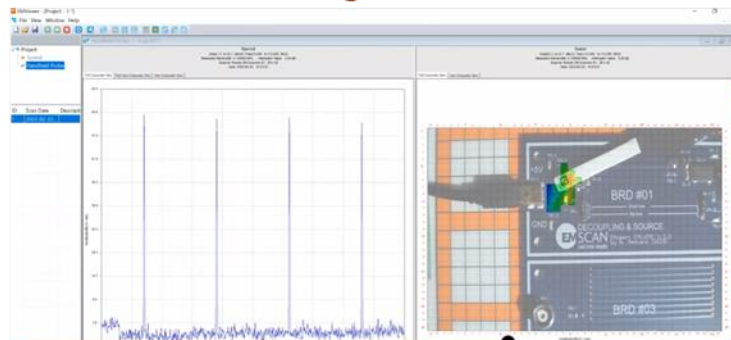


# Narzędzia do skanowania pola bliskiego

**H&E Near Field Probe Kit**  
10MHz-18GHz



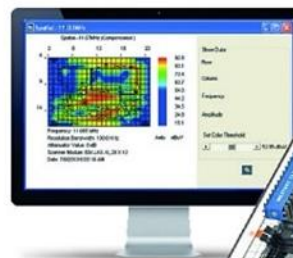
**Camera tracking**



**EMprobe**



**EMViewer**

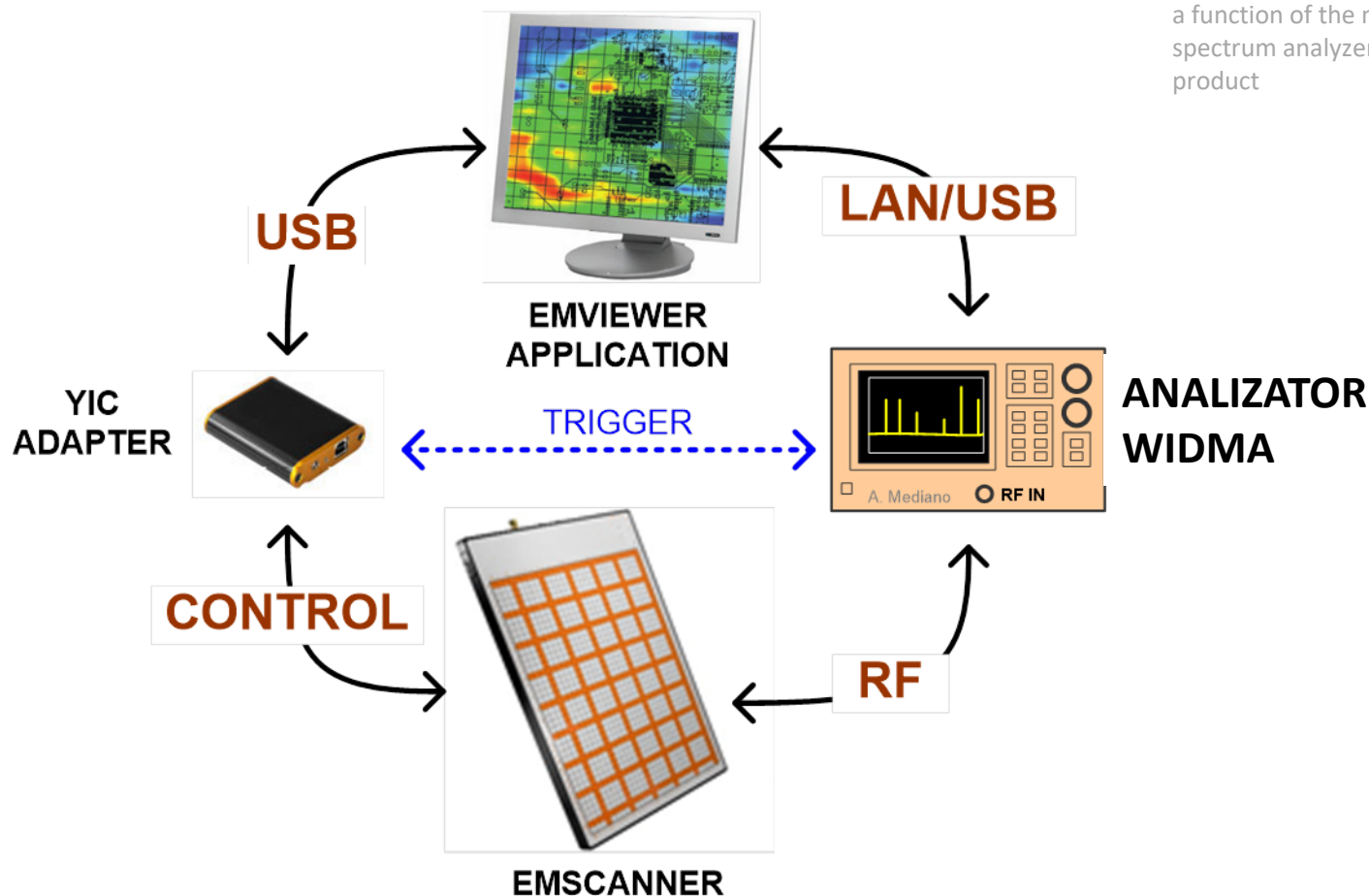


**EMScanner**



# Podstawowa konfiguracja

This information can be different as  
a function of the model of scanner,  
spectrum analyzer or changes in  
product



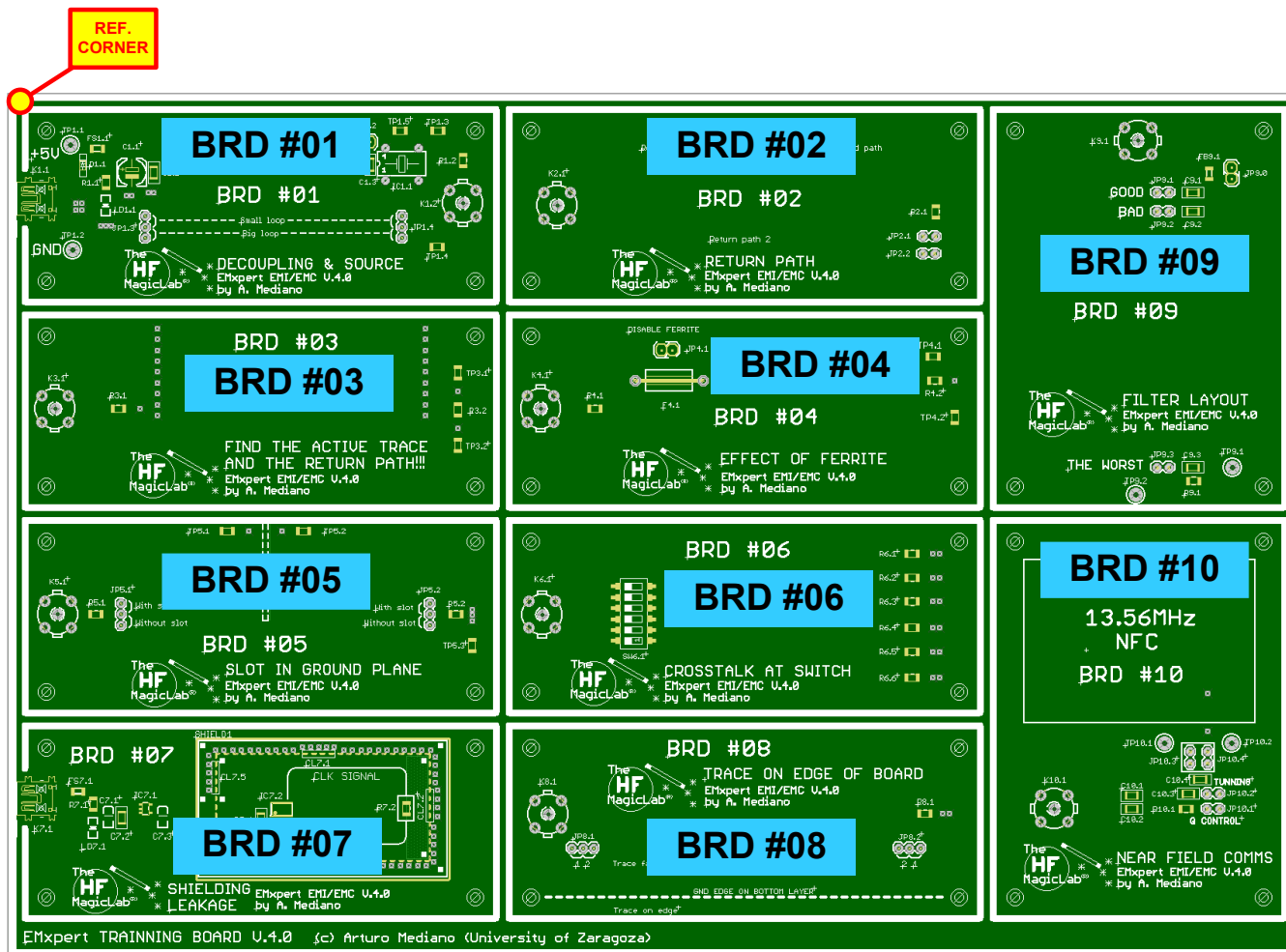
# Zestaw edukacyjny



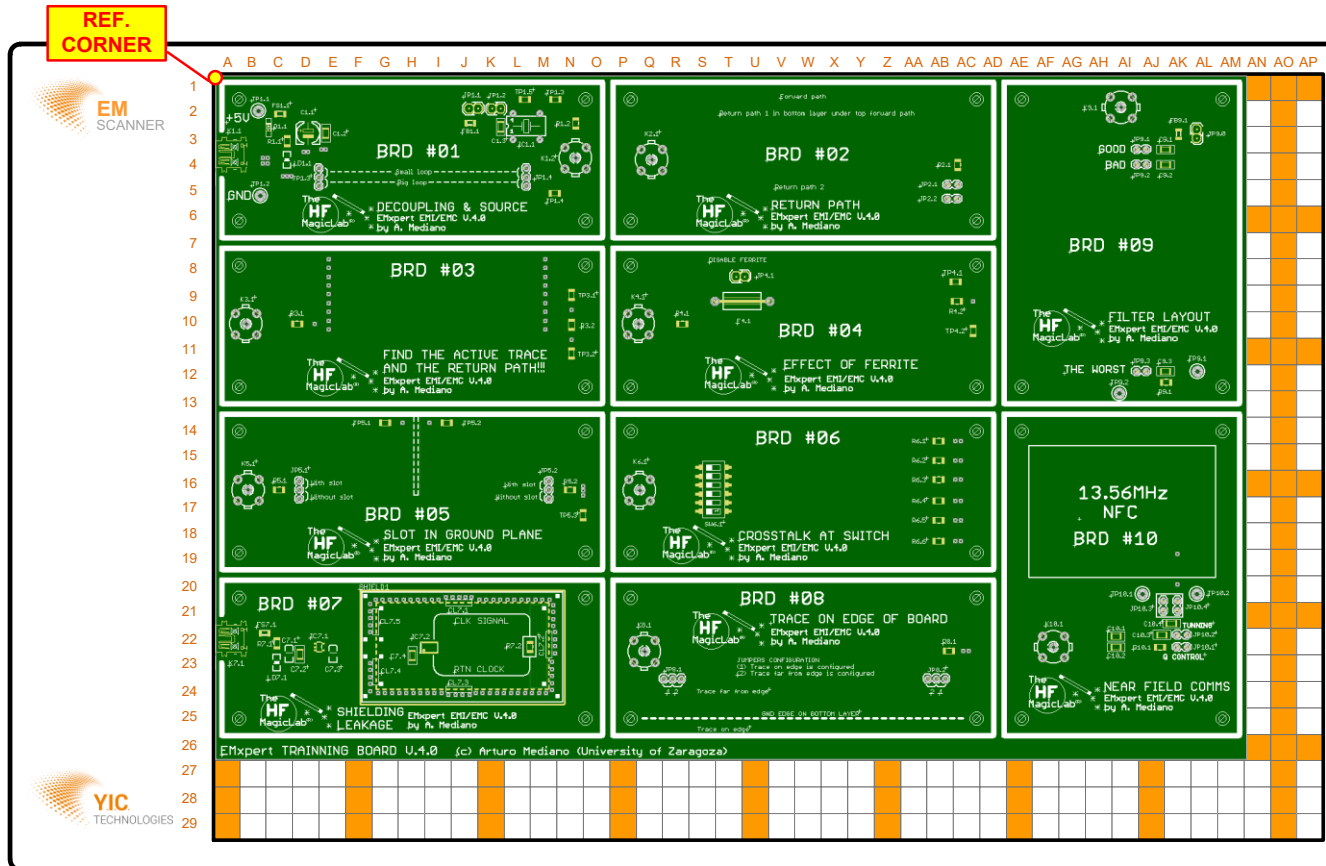
## PŁYTKA Z PRZYKŁADAMI



# 10 PRZYKŁADÓW – 1 PCB



# WIDOK PCB NA SKANERZE



The image displays the HF MagicLab software interface, which is used for simulating and analyzing electromagnetic compatibility (EMC) and electromagnetic interference (EMI) on circuit boards. The main window shows a grid of 12 circuit board diagrams, each representing a different test scenario. The diagrams are labeled with 'BRD' numbers and specific test points or components. The software interface includes a top menu bar with 'File', 'Edit', 'View', 'Tools', 'Help', and 'About'. A toolbar with various icons is located below the menu bar. The main area displays the selected circuit board diagram. To the right of the grid, there is a list of test scenarios with checkboxes and a search bar. The bottom of the screen shows the 'EMxpert TRAINING BOARD V4.1.0' and the copyright information '(c) Arturo Mediano (University of Zaragoza)'.

The test scenarios shown in the grid are:

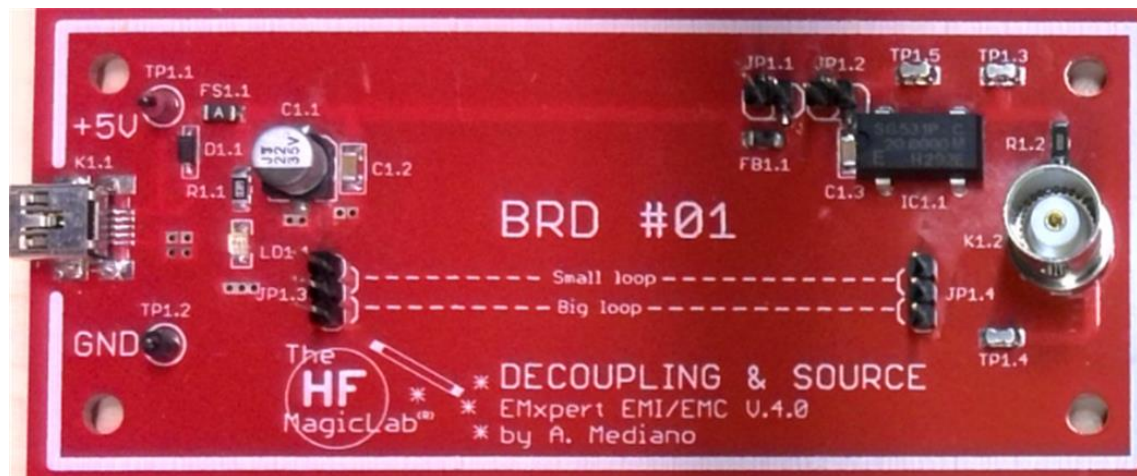
- BRD #01: DECOUPLING & SOURCE (HF MagicLab)
- BRD #02: FIND THE ACTIVE TRACE AND THE RETURN PATH!!! (HF MagicLab)
- BRD #03: SLOT IN GROUND PLANE (HF MagicLab)
- BRD #04: CROSSTALK AT SWITCH (HF MagicLab)
- BRD #05: TRACE ON EDGE OF BOARD (HF MagicLab)
- BRD #06: NEAR FIELD COIMS (HF MagicLab)
- BRD #07: SHIELDING LEAKAGE (HF MagicLab)
- BRD #08: RETURN PATH (HF MagicLab)
- BRD #09: EFFECTIVE (HF MagicLab)
- BRD #10: (HF MagicLab)
- BRD #11: (HF MagicLab)
- BRD #12: (HF MagicLab)

The bottom of the screen displays the text: "EMxpert TRAINING BOARD V4.1.0 (c) Arturo Mediano (University of Zaragoza)".

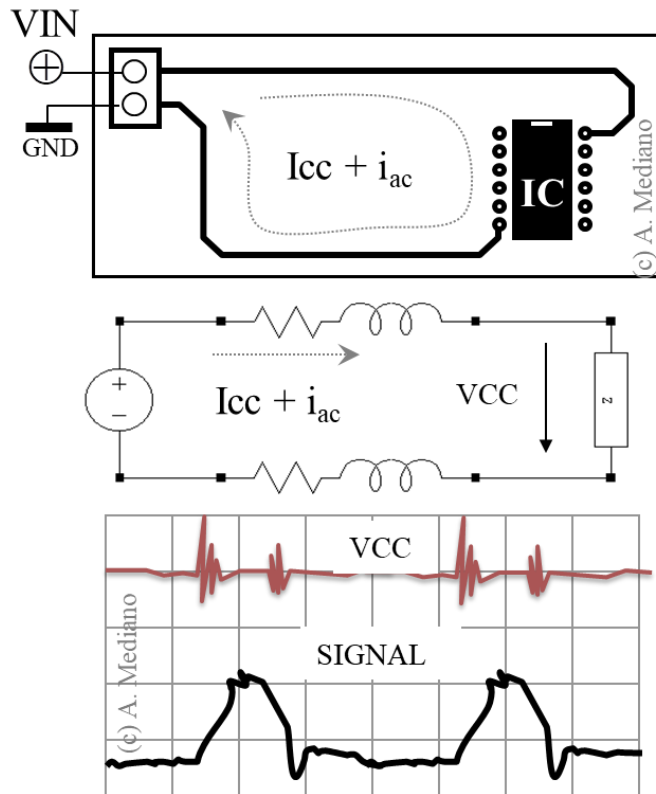


# PŁYTKA 01

## *Odsprężanie w układach scalonych*



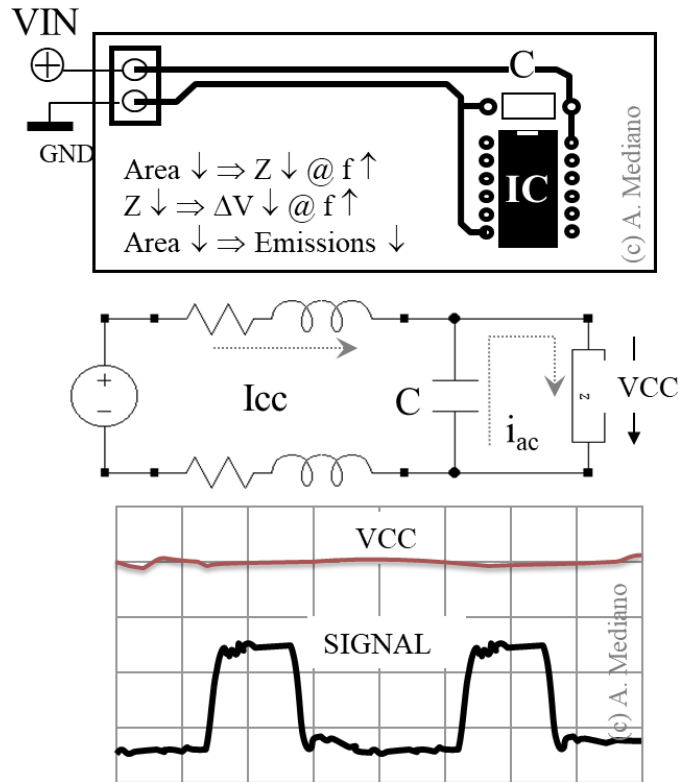
# Istota problemu



- Odsprężanie (Decoupling): JEDNA Z NAJWAŻNIEJSZYCH strategii minimalizacji problemów w zakresie EMI (Interferencji Elektromagnetycznych), EMC (Kompatybilności Elektromagnetycznej), INTEGRALNOŚCI SYGNAŁÓW (Signal Integrity) oraz INTEGRALNOŚCI ZASILANIA (Power Integrity).
- Rozważmy na przykład układ scalony (IC) na płycie PCB (patrz rysunek). Urządzenie jest zasilane teoretycznym napięciem  $V_{in}$ .
- Urządzenie do prawidłowego działania wymaga prądu stałego  $I_{cc}$  oraz prądu zmiennego  $i_{ac}$ . Ten prąd  $i_{ac}$  jest szczególnie niebezpieczny ze względu na przebieg o wysokiej szybkości narastania  $di/dt$ .
- Jeżeli sieć odsprężająca jest nieobecna, a pętla prądowa utworzona przez layout (rozmieszczenie elementów) jest duża, można doświadczyć kilku problemów:
  - *Promieniowanie (Radiation) z pętli.*
  - *Przesłuch (Crosstalk) z pętli do pobliskich obwodów.*
  - *Sprężenie przez wspólną impedancję (Common impedance coupling) z pobliskimi obwodami.*
  - *Problemy z integralnością sygnału i zasilania (patrz przebiegi w dolnej części rysunku).*

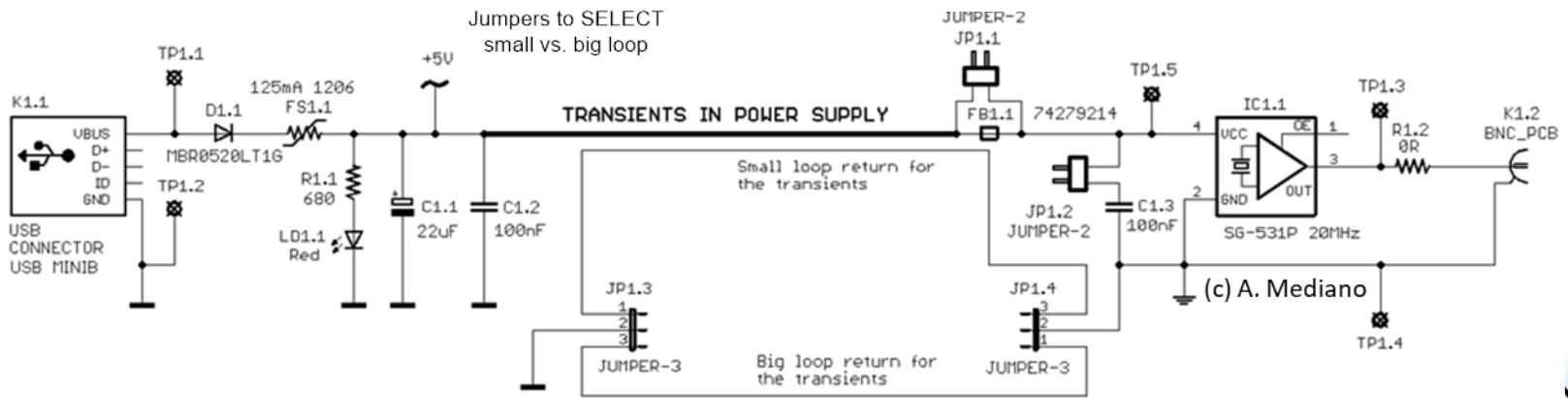
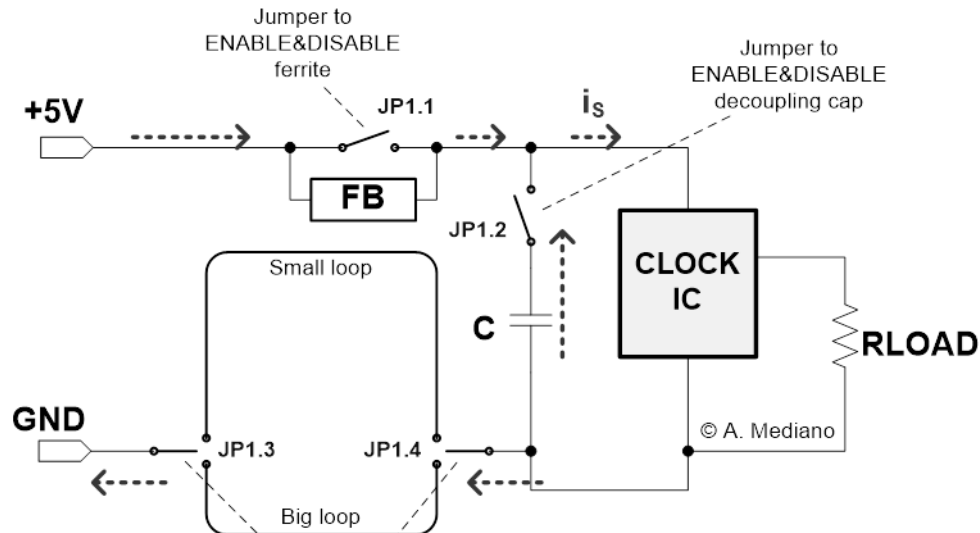


# Istota problemu



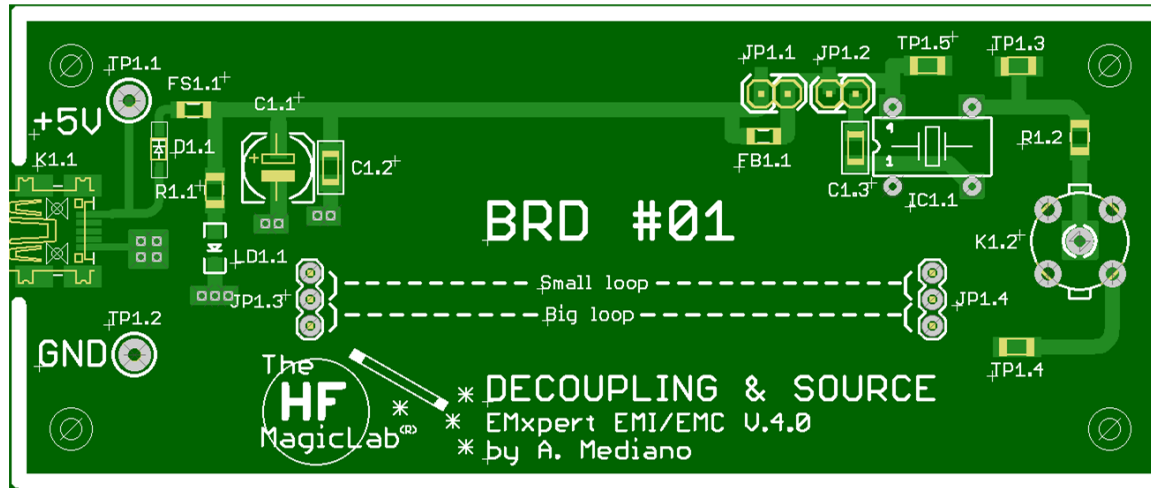
Gdy sieć odsprężająca (decoupling network) jest poprawnie uwzględniona w projekcie (kondensator na rysunku) i zastosowano lepszy layout (minimalna pętla) w projekcie, problemy te są zminimalizowane.

# Schemat

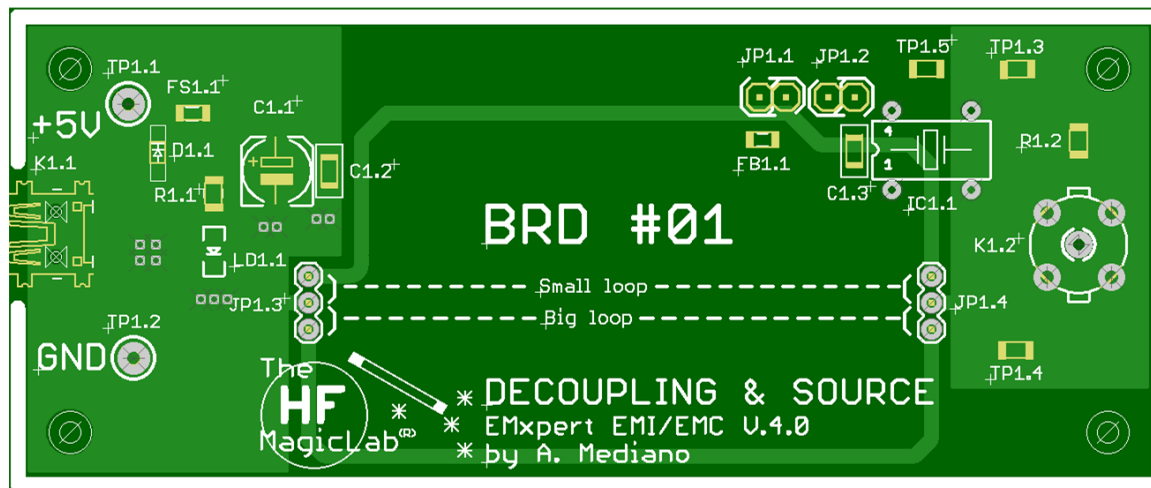


# PCB

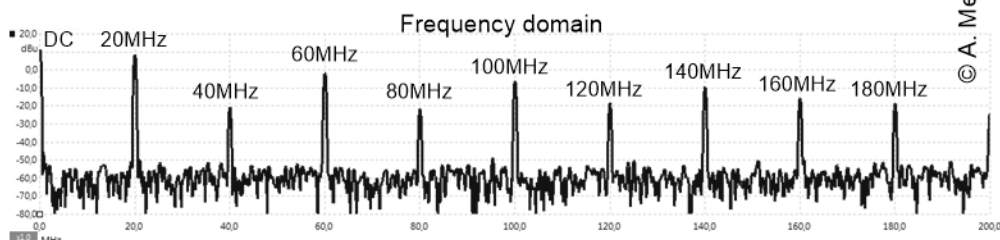
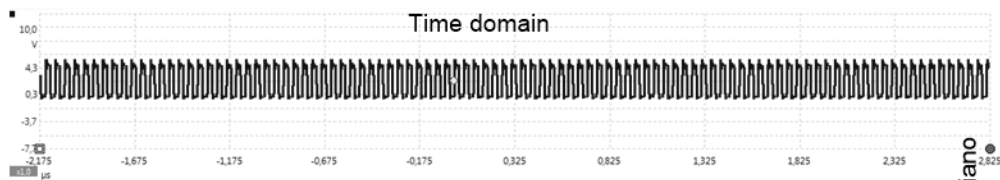
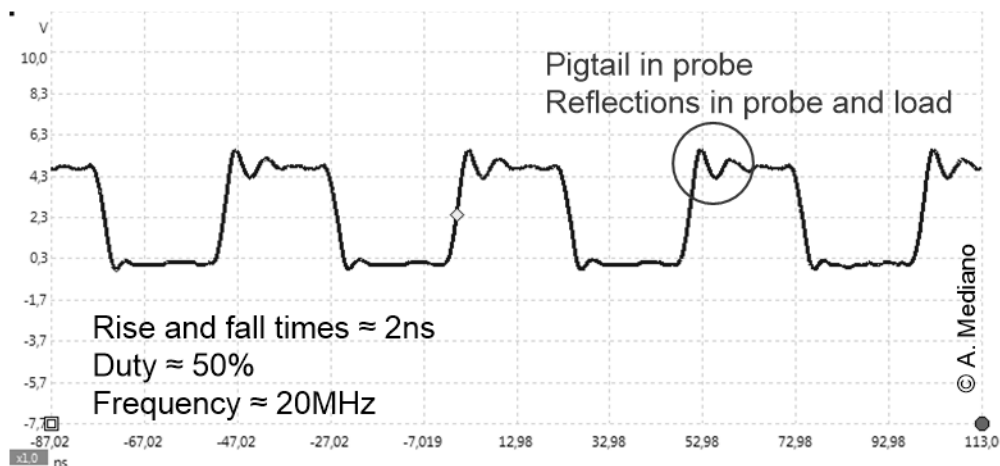
Warstwa  
górna



Warstwa  
dolna



# PRZEBIEGI Z ODSPRZĘGANIEM



Należy zauważyć, że idealny sygnał fali prostokątnej zawiera tylko 1., 3. i 5. harmoniczną, ale rzeczywisty sygnał o niezerowych czasach narastania i opadania oraz cyklu pracy, który nie wynosi dokładnie 50%, generuje harmoniczne parzyste. Maksymalna częstotliwość widma jest teoretycznie nieskończona, ale zazwyczaj z praktycznego punktu widzenia bierzemy pod uwagę wartości  $1/(\pi \cdot \text{czas\_narastania})$  lub  $1/(\pi \cdot \text{czas\_opadania})$ . (maksymalną z nich).

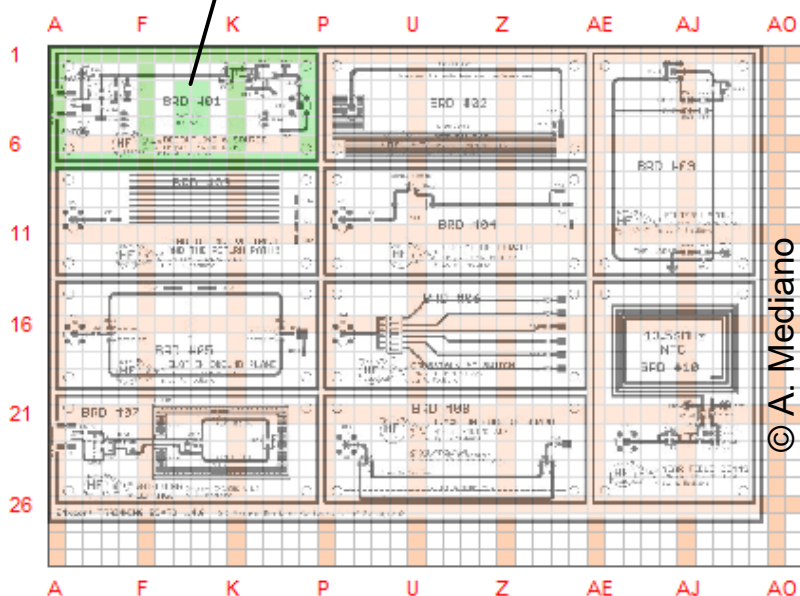
# PRZEBIEGI BEZ ODSPRZĘGANIA



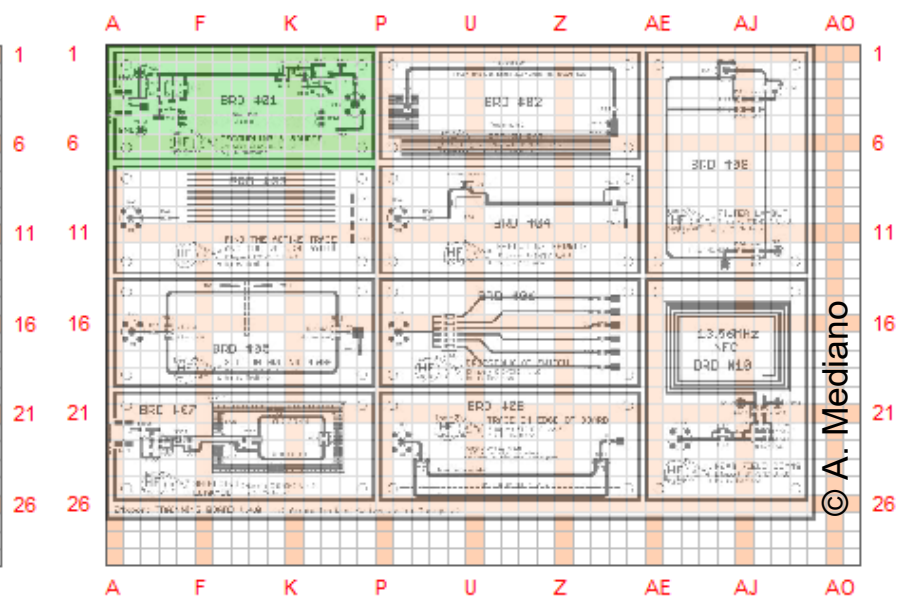


# NAKLADKI

Zielonym kolorem zaznaczono, które pola skanera aktywować do pomiarów.



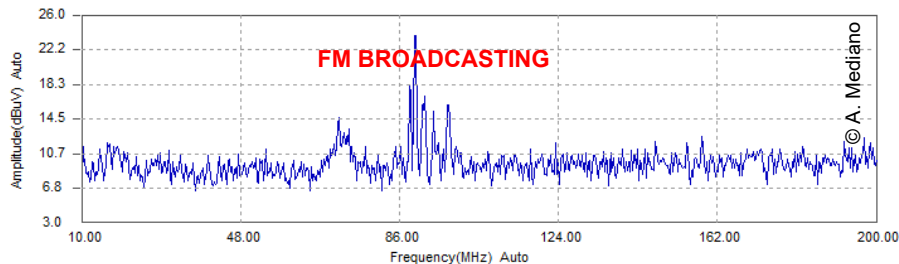
DO ANALIZY SPEKTRALNEJ



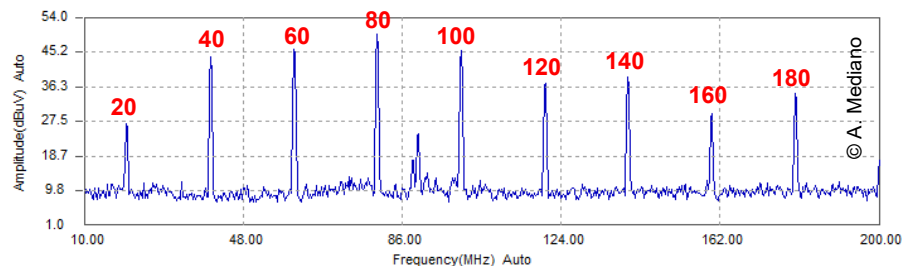
DO ANALIZY PRZESTRZENNEJ

# ANALIZA SPEKTRALNA

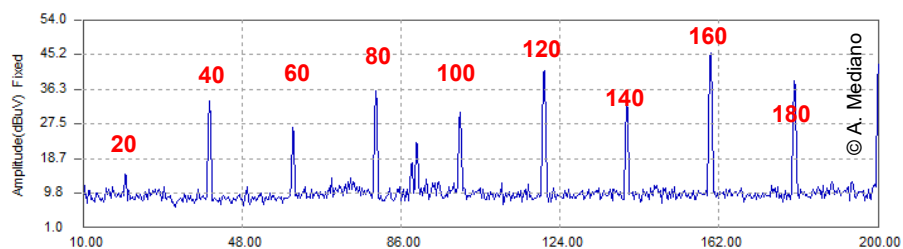
Pomiary tła. Płytką wyłączona.



Pomiary z płytką włączoną, brak odsprzęgania i długa pętla.



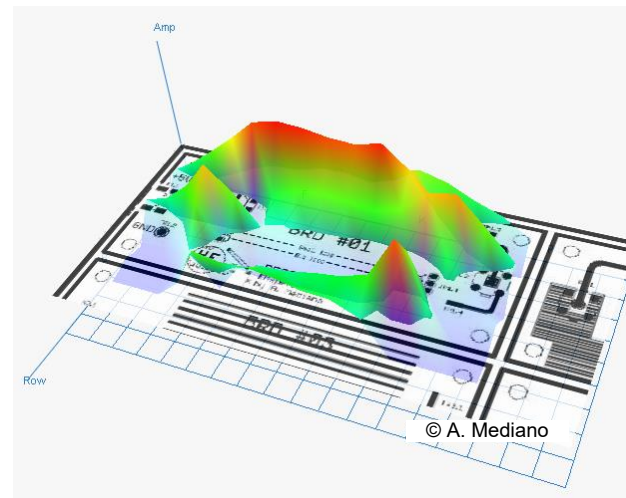
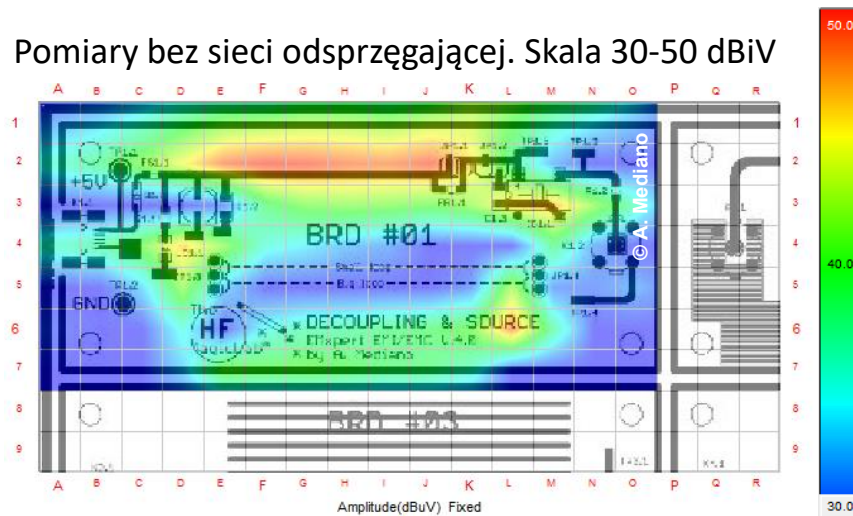
Pomiary z płytką włączoną, odsprzęganie i krótka pętla.



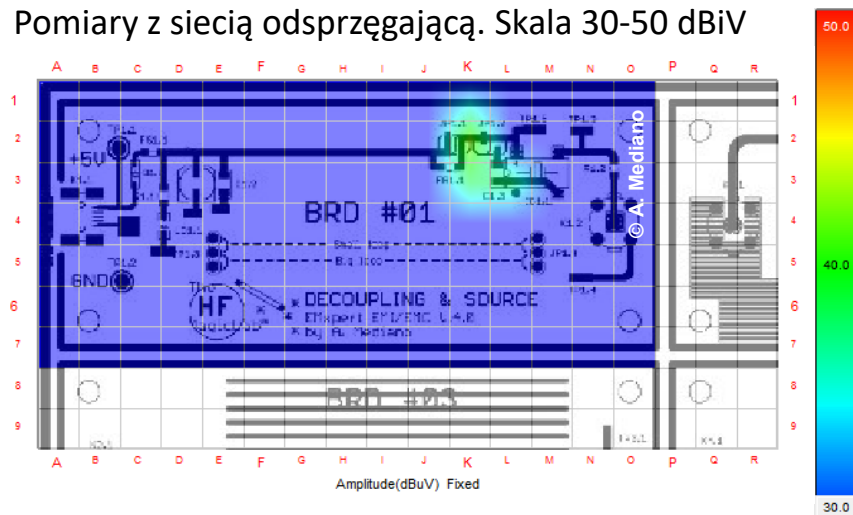
**HARMONICZNE SYGNAŁU POCHODZĄCE Z TAKTOWANIA ZEGARA SĄ ZREDUKOWANE, SZCZEGÓLNIE PRZY NIŻSZYCH CZĘSTOTLIWOŚCIACH.**

# ANALIZA PRZESTRZENNA

Pomiary bez sieci odsprężającej. Skala 30-50 dB $\mu$ V

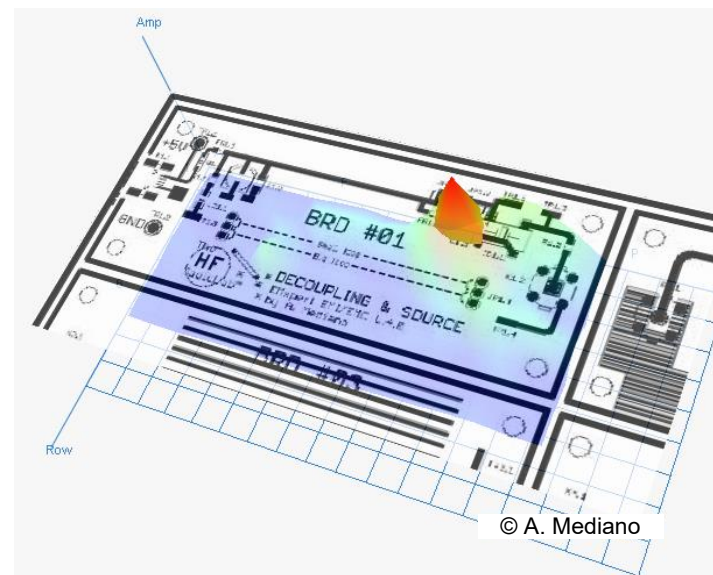
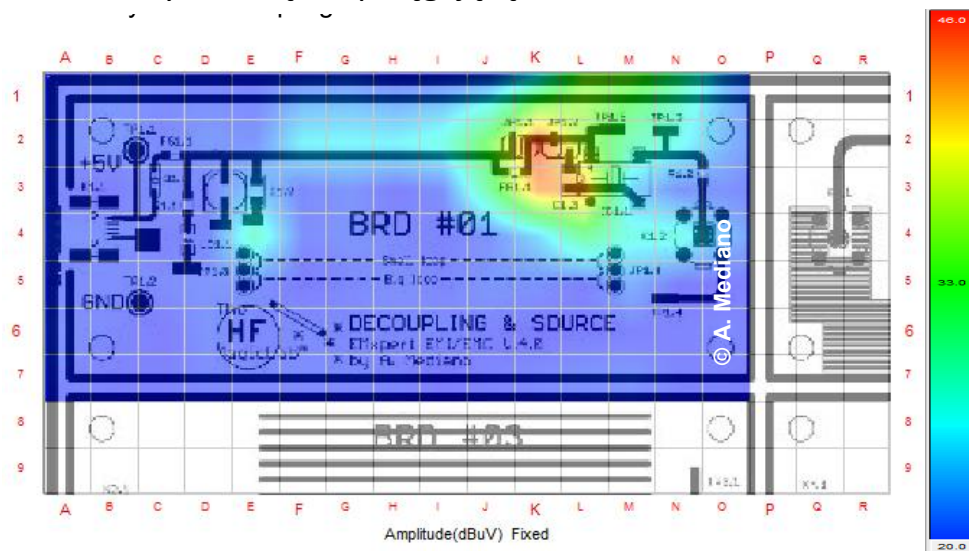


Pomiary z siecią odsprężającą. Skala 30-50 dB $\mu$ V



# ANALIZA PRZESTRZENNA

Pomiary z siecią odsprężającą. Skala 30-50 dB $\mu$ V



## PŁYTKA 02

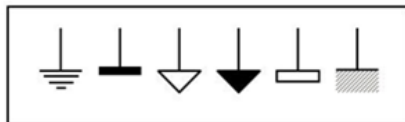
# Sterowanie ścieżką prądową



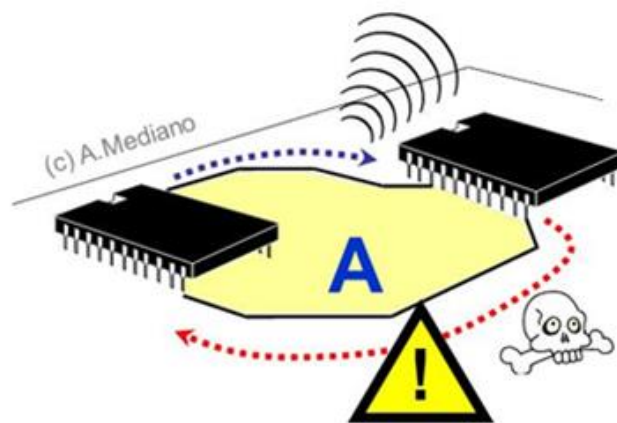


# Istota problemu

To doświadczenie służy demonstracji jednego kluczowego czynnika w kontroli EMI (Interferencji Elektromagnetycznych): ścieżki powrotnej (return path) dla prądów. Jeśli ścieżka powrotna dla wysokich częstotliwości jest niekontrolowana, prawdopodobieństwo wystąpienia problemów z EMI jest wysokie: duże pętle promieniujące, duże pętle generujące przesłuch (crosstalk), wysoka impedancja dla integralności sygnałów itp.

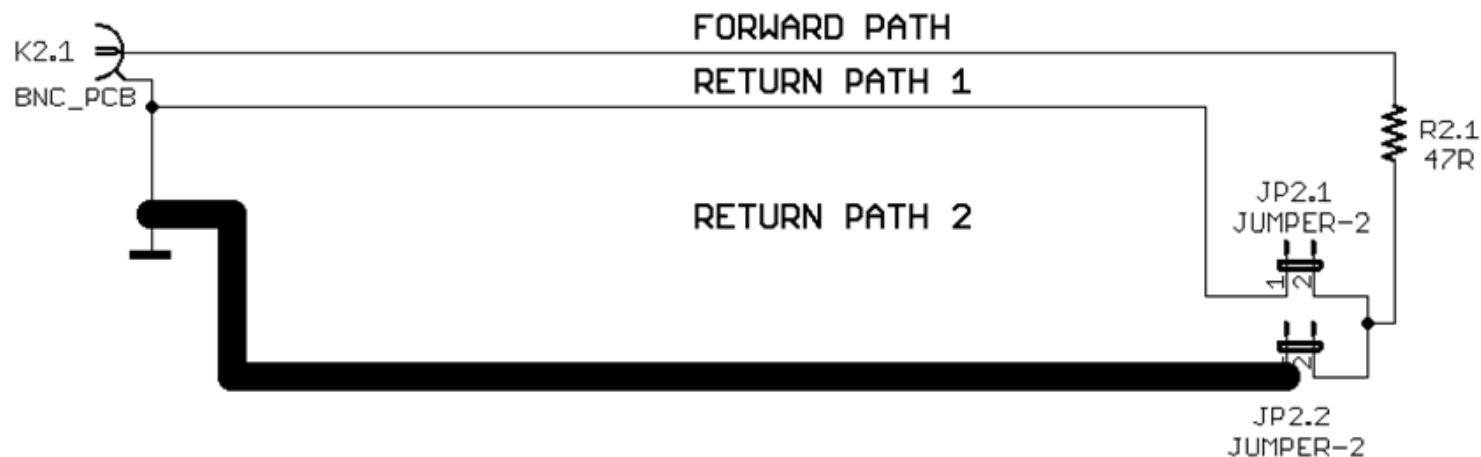


W obwodach elektronicznych problem ten jest zazwyczaj powiązany ze sposobem, w jaki używa się symboli masy (ground symbols) w projekcie: Jeśli projektant nie zadba o rozplanowanie (layout) powrotnych ścieżek masy (GND returns), problem jest gwarantowany:





# ***SCHEMAT***

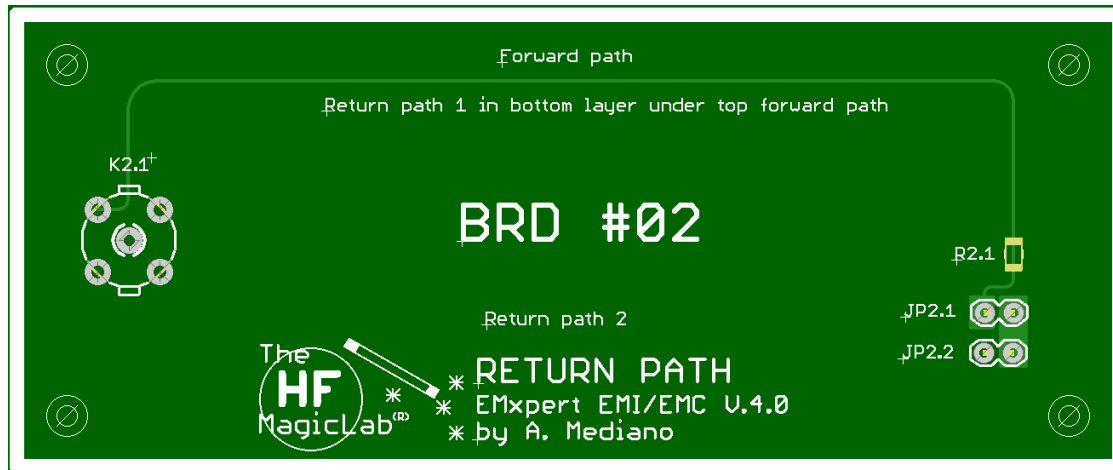


# PCBs

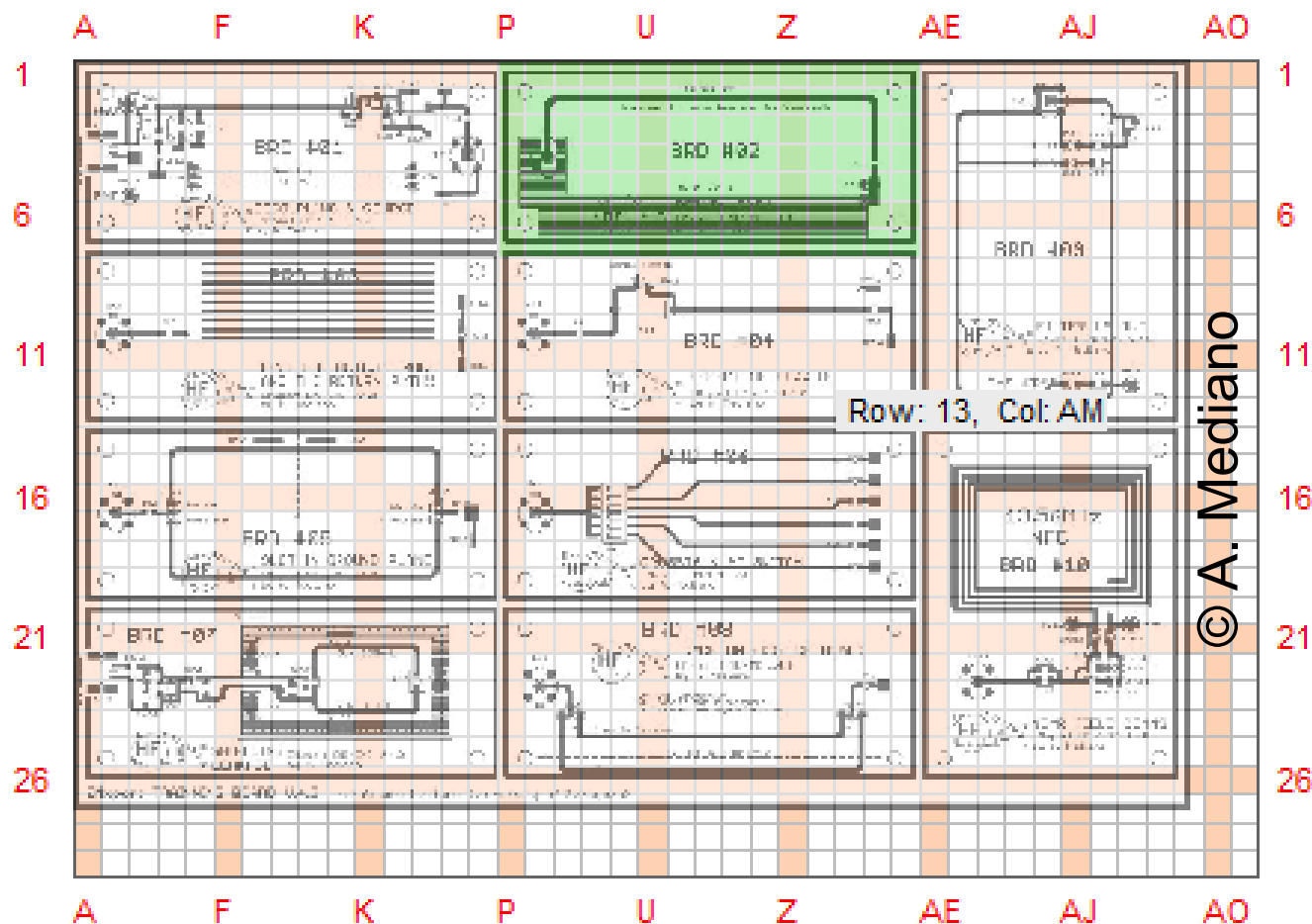
Warstwa  
górna



Warstwa  
dolna

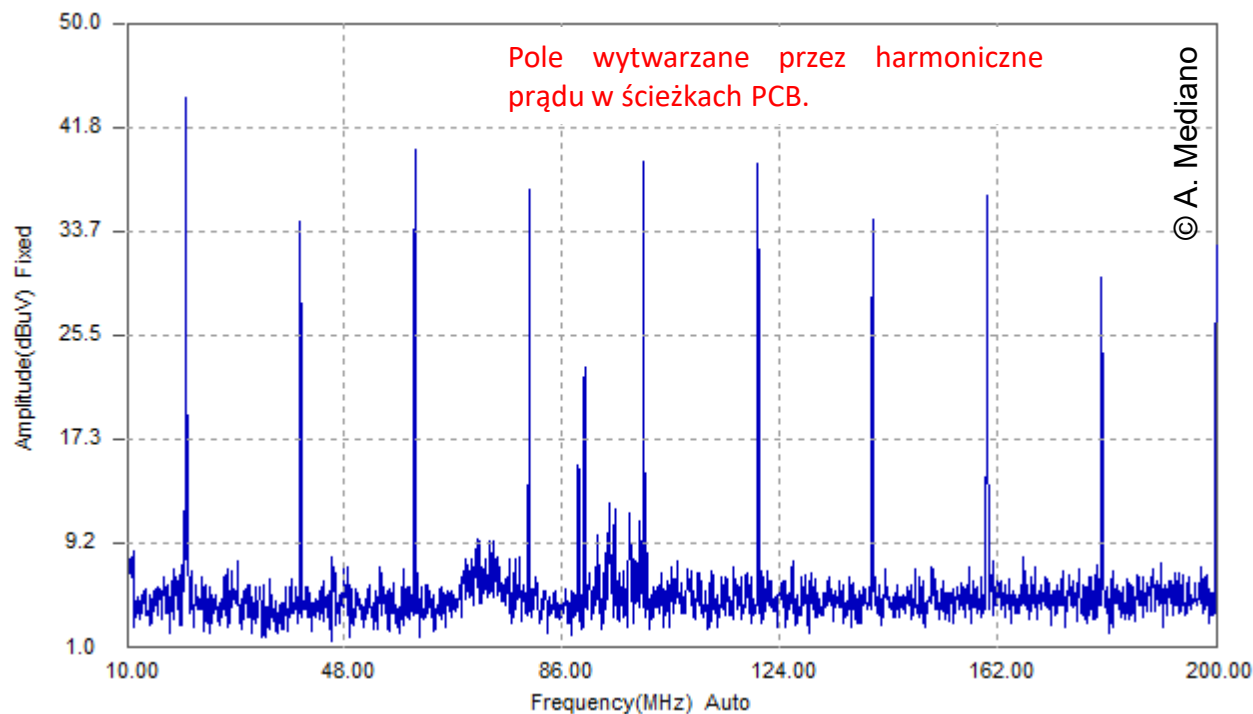


# NAKLADKI



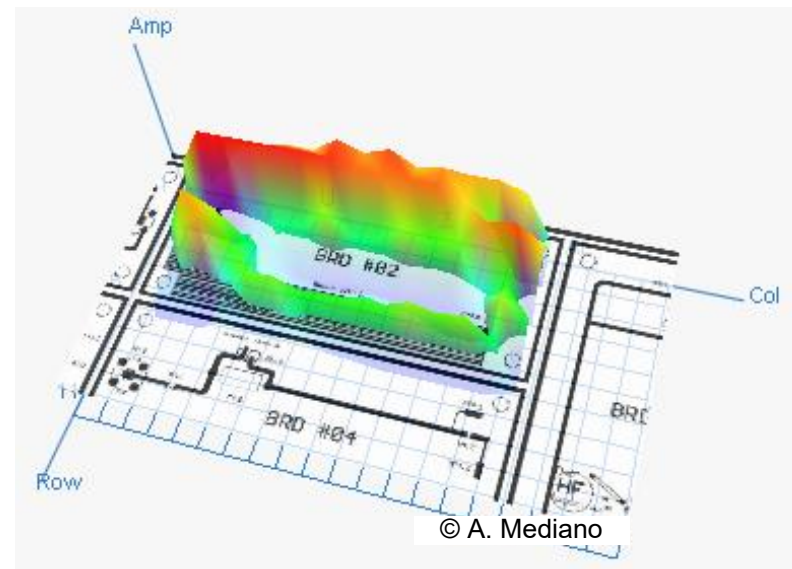
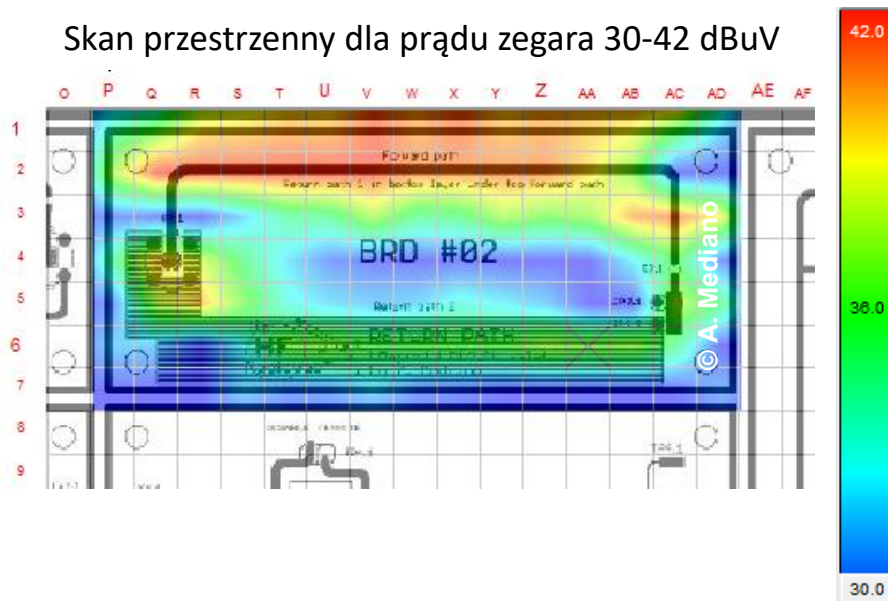
# ANALIZA SPEKTRALNA

Measurement with CLK from BRD01



# ANALIZA PRZESTRZENNA

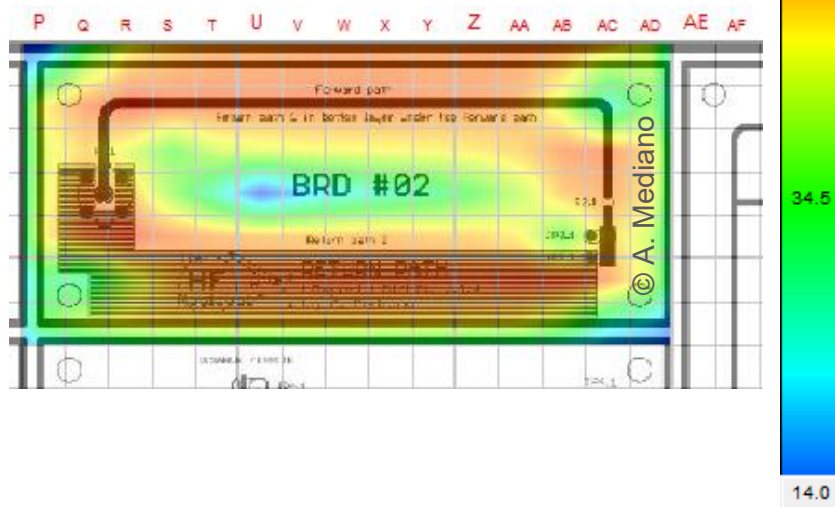
Skan przestrzenny dla prądu zegara 30-42 dBuV



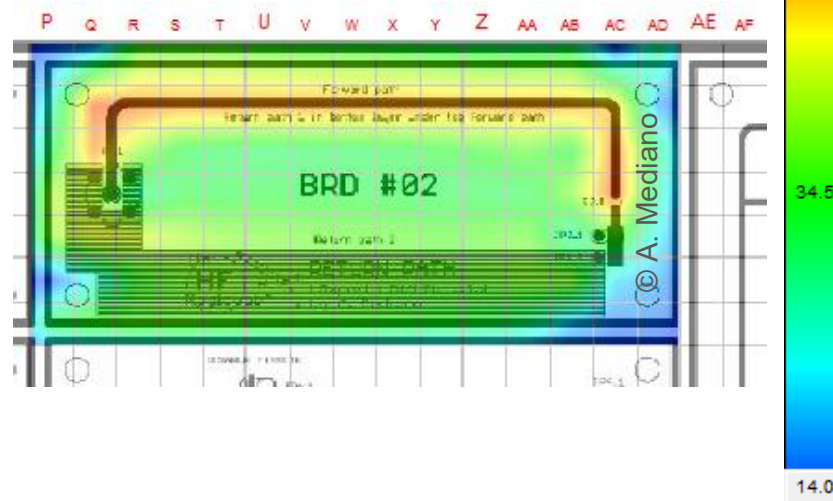


# ANALIZA PRZESTRZENNA

Sygnal sinusoidalny 100 MHz  
20 dBm Zout=50 Ohm obie zworki  
14-55 dBuV



Sygnal sinusoidalny 100 MHz  
20 dBm Zout=50 Ohm tylko zworka JP.2.1  
14-55 dBuV



## PŁYTKA 03

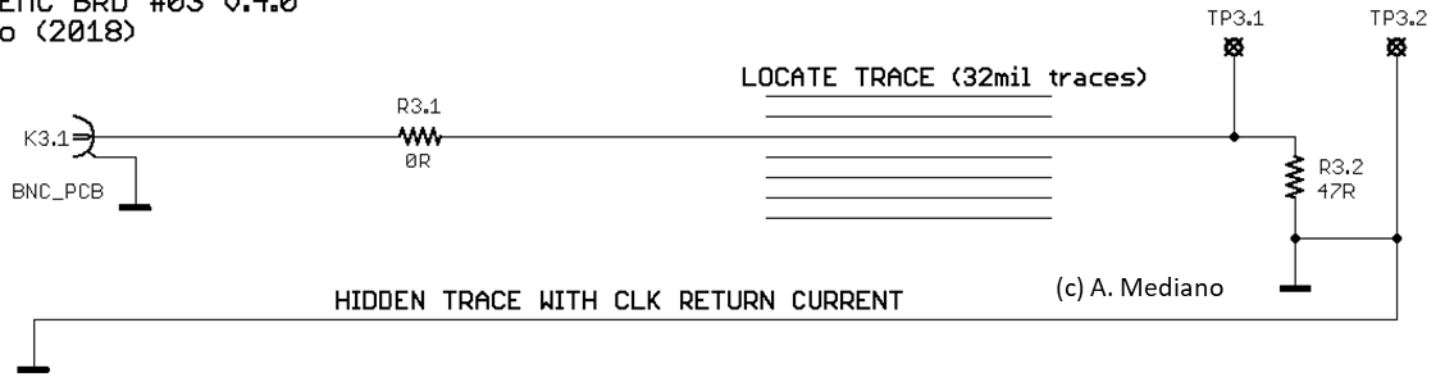
# Lokalizowanie aktywnej ścieżki



# SCHEMAT

FIND THE ACTIVE TRACE AND THE RETURN PATH!!!

EMxpert EMI/EMC BRD #03 V.4.0  
by A. Mediano (2018)



# PCBs

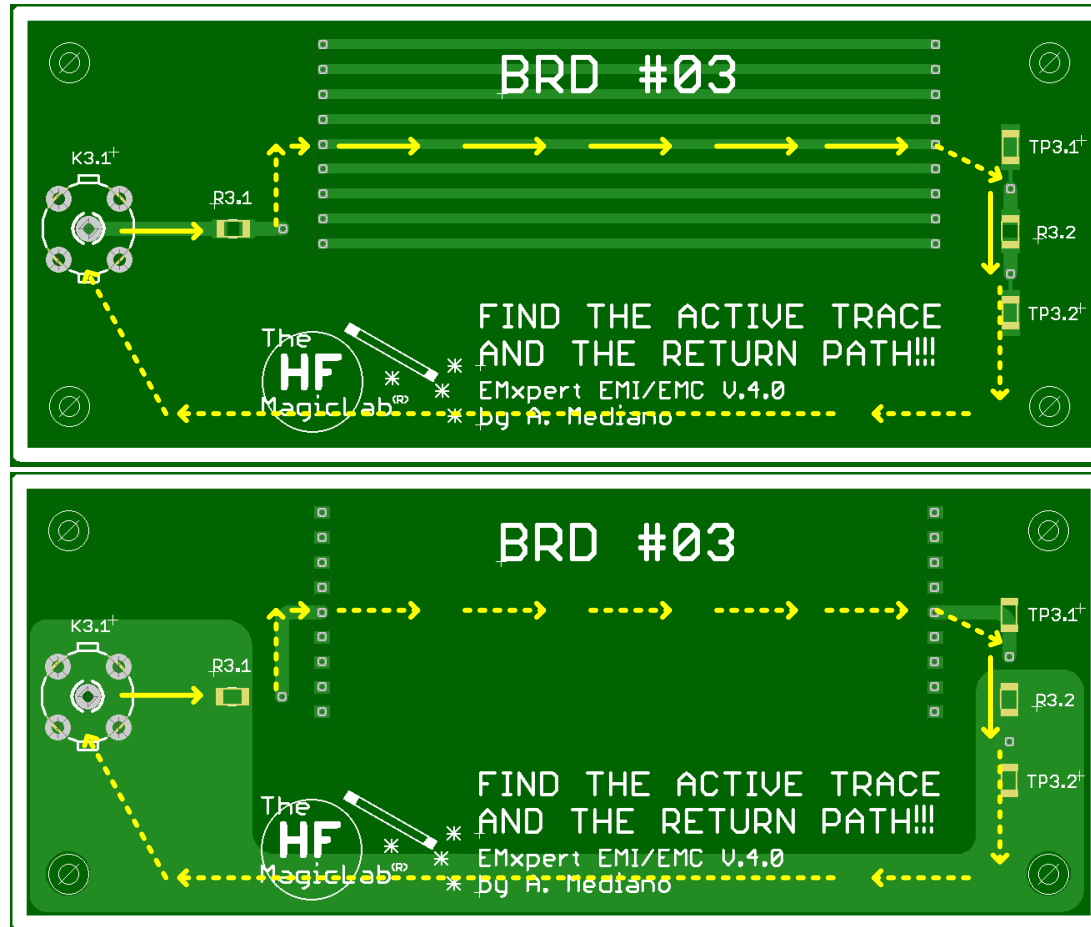
Warstwa  
górna



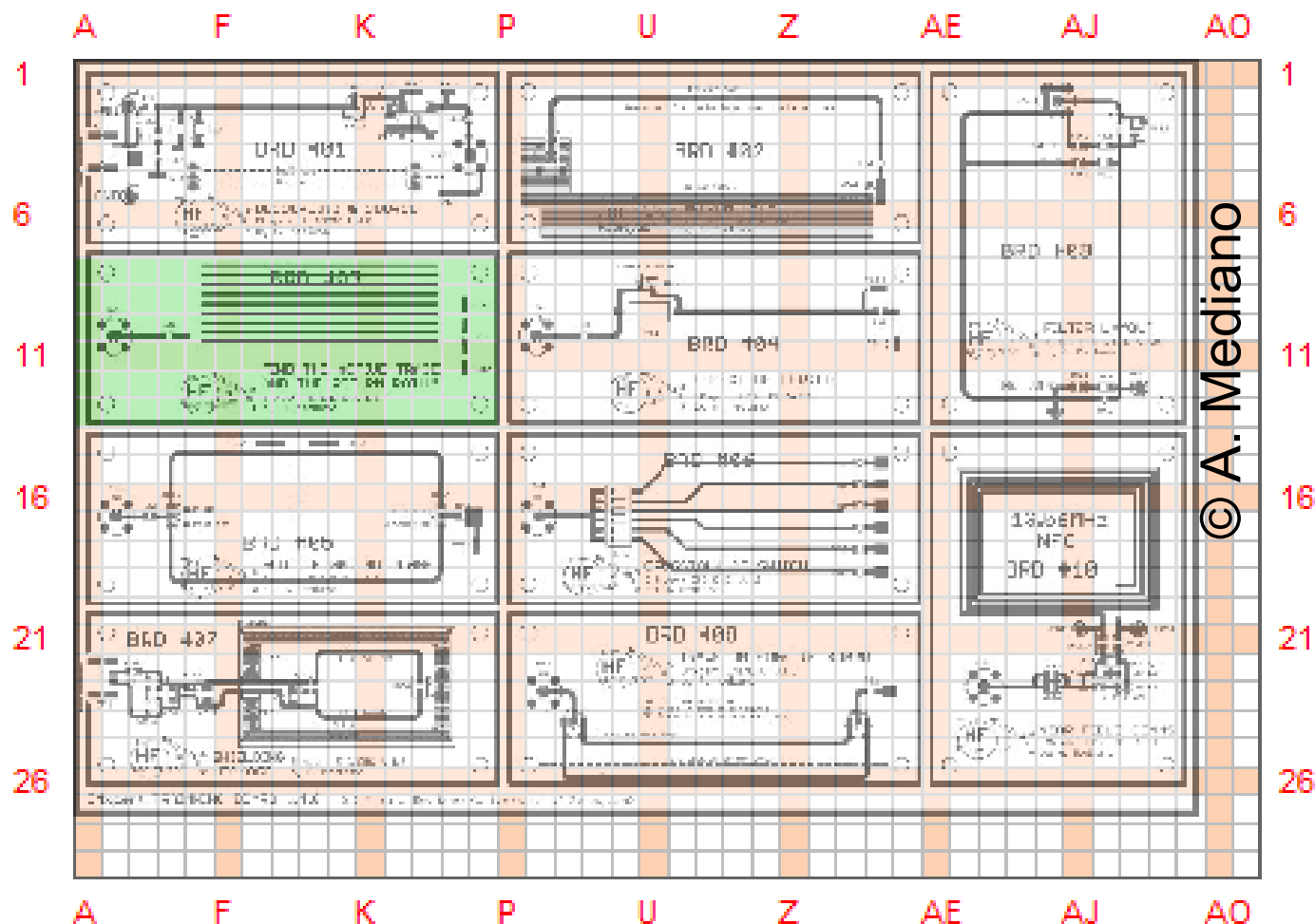
Warstwa  
dolna



# Teoretyczna droga prądu



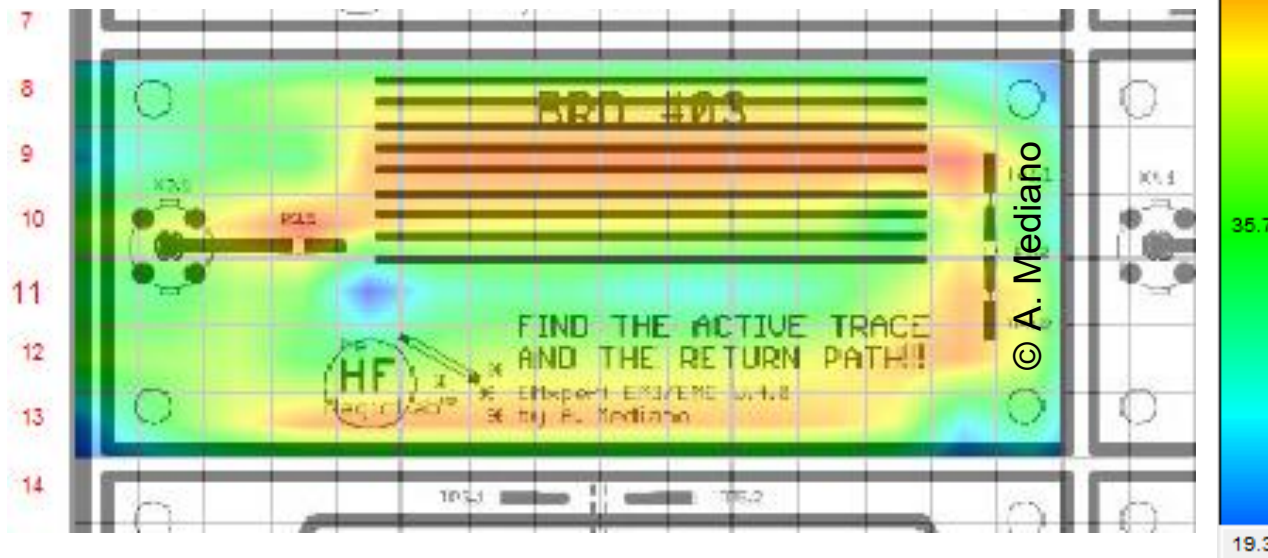
# NAKLADKI





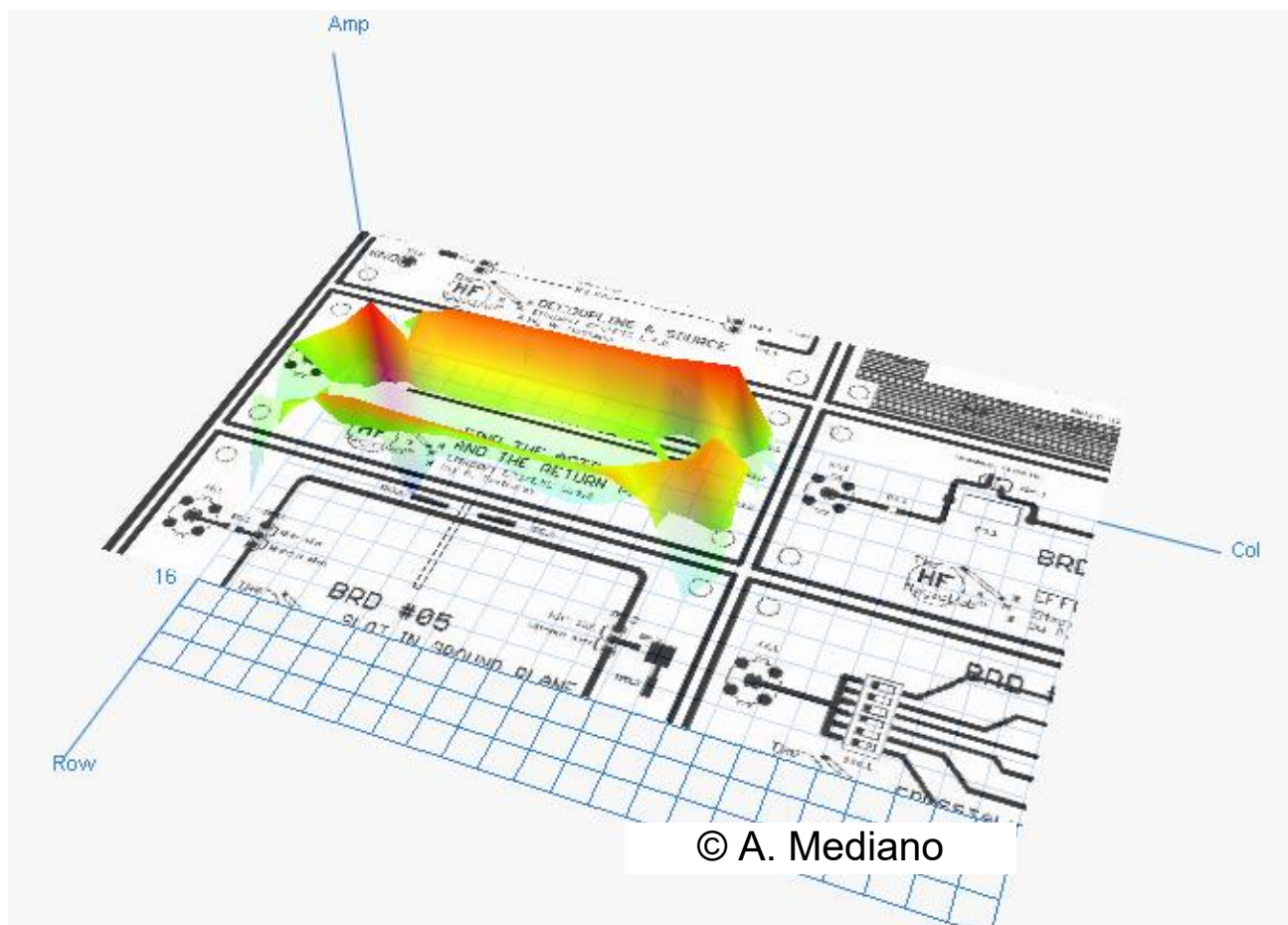
# ANALIZA PRZESTRZENNA

Skan przestrzenny dla prądu zegara 19-52 dBuV



Można zaobserwować przesłuch do innych linii!!!.

# ANALIZA PRZESTRZENNA



## PŁYTKA 04

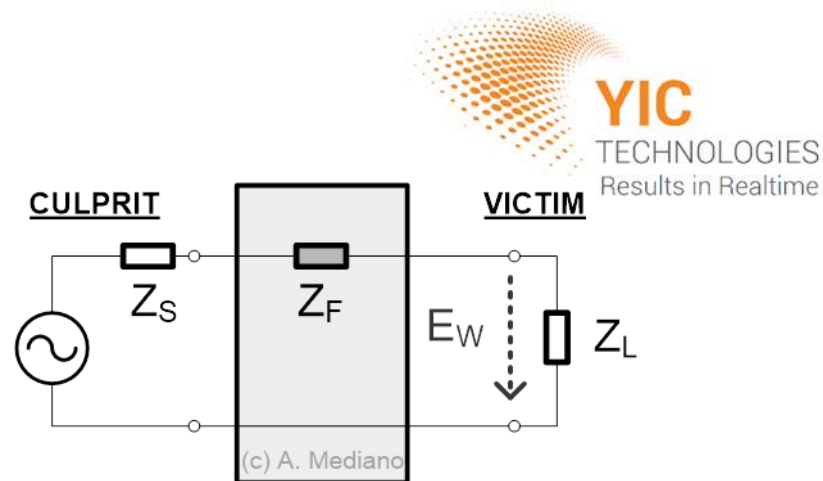
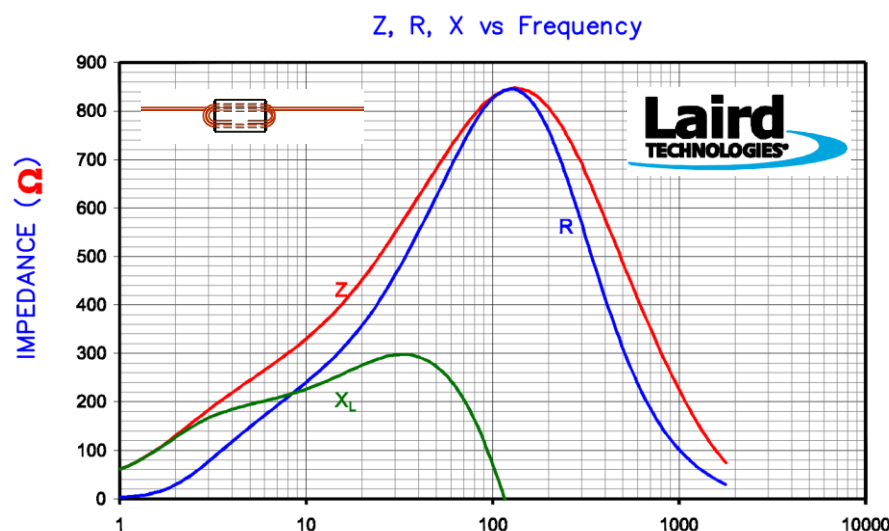
# Wpływ ferrytu na ścieżki sygnałowe



# Istota problemu

Ferryt jest komponentem, który zazwyczaj włączamy do obwodów w dwóch celach: i) filtrowania oraz ii) tłumienia rezonansów. Ferryt jest włączany szeregowo między impedancję źródła a impedancję odbiorcy wprowadzając dodatkową impedancję w tę ścieżkę.

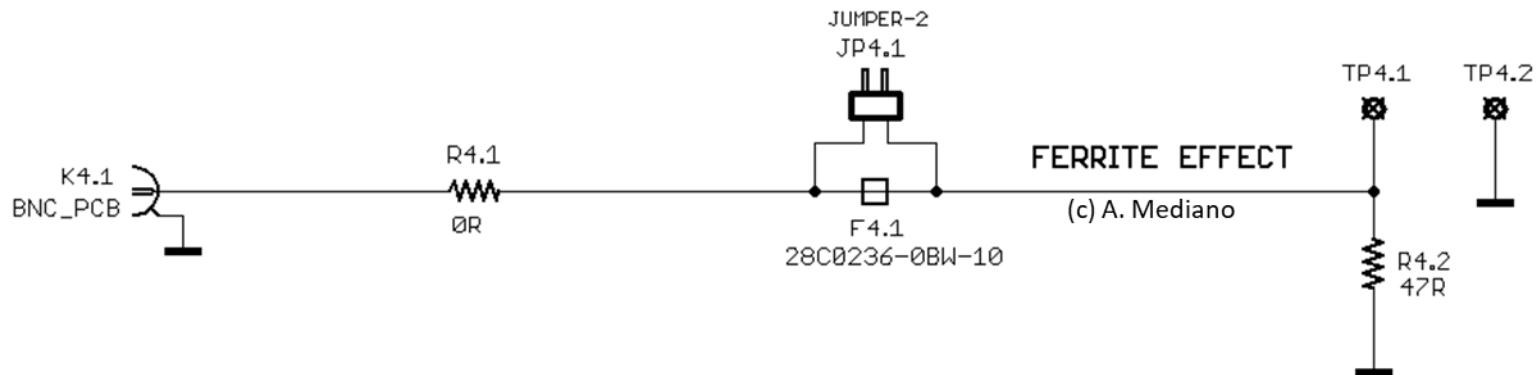
Rozumiemy, jak ferryt działa w kategoriach impedancji::



Należy zauważyć, że:

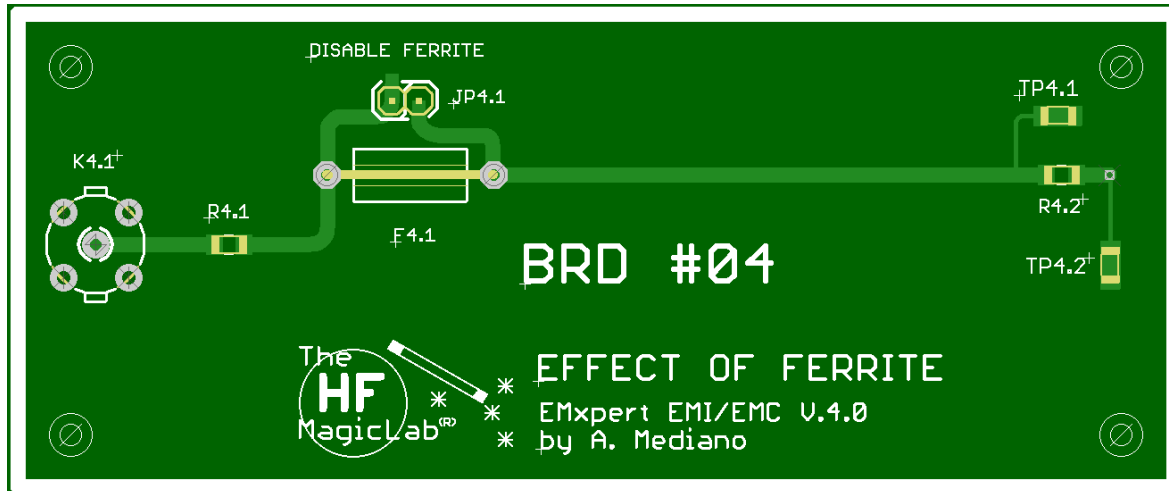
- Impedancja ferrytu **nie jest stała** w funkcji częstotliwości.
- Impedancja osiąga maksimum (w tym przypadku około 100 MHz).
- Impedancja przy niskich (tj. DC) i wysokich częstotliwościach dąży do zera. Jest to zaletą w ścieżkach, w których składowa niskiej częstotliwości (tj. DC) nie może "widzieć" impedancji. Użycie rezystora zamiast ferrytu wprowadziłoby impedancję w bardzo szerokim zakresie częstotliwości.
- Impedancja w maksimum jest REZYSTYNA (rezystancyjna). Należy zauważyć, że mamy również impedancję REAKTYWNA  $X$ .

# SCHEMAT

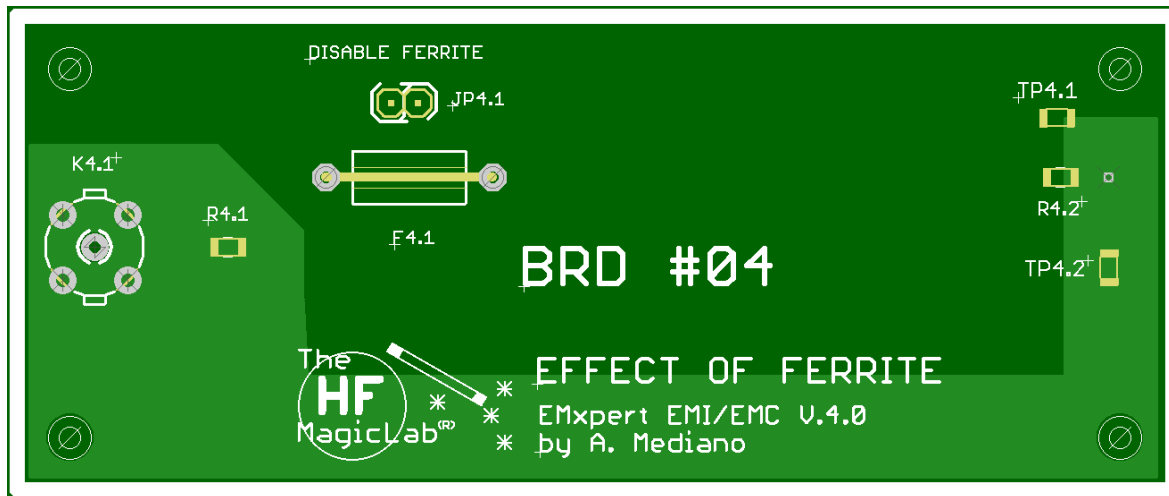


# PCBs

Warstwa  
górna



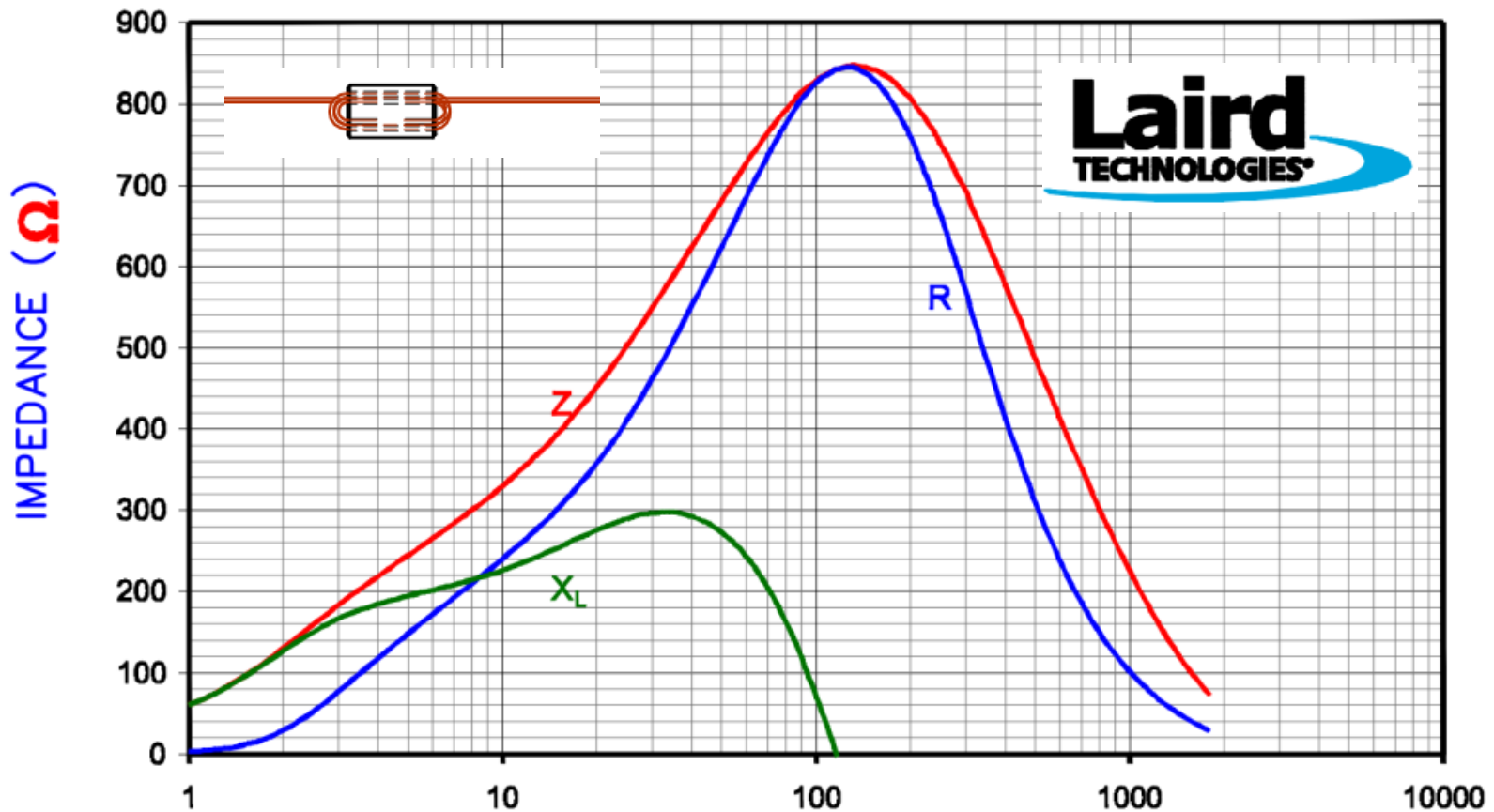
Warstwa  
dolna





# CHARAKTERYSTYKA FERRYTU

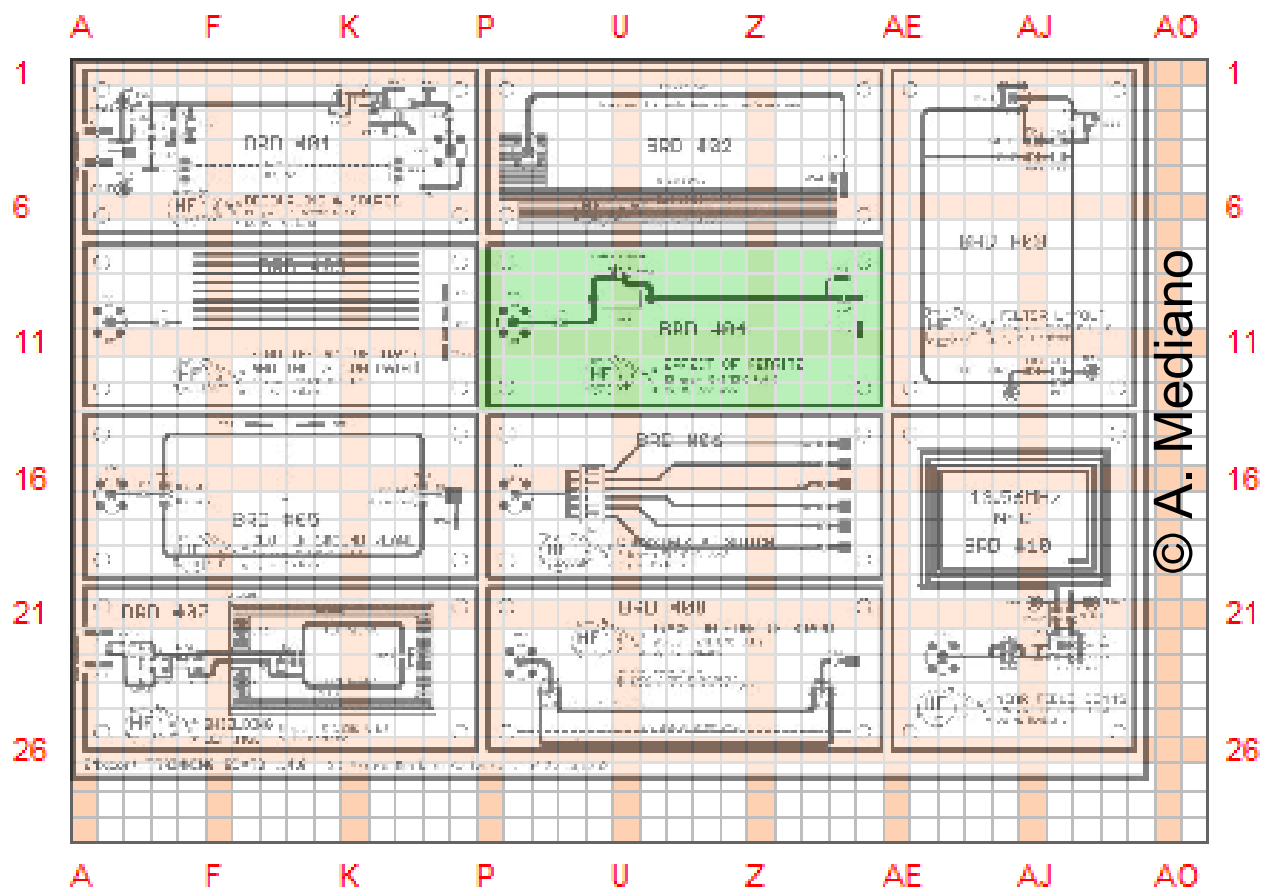
Z, R, X vs Frequency



# WAVEFORMS

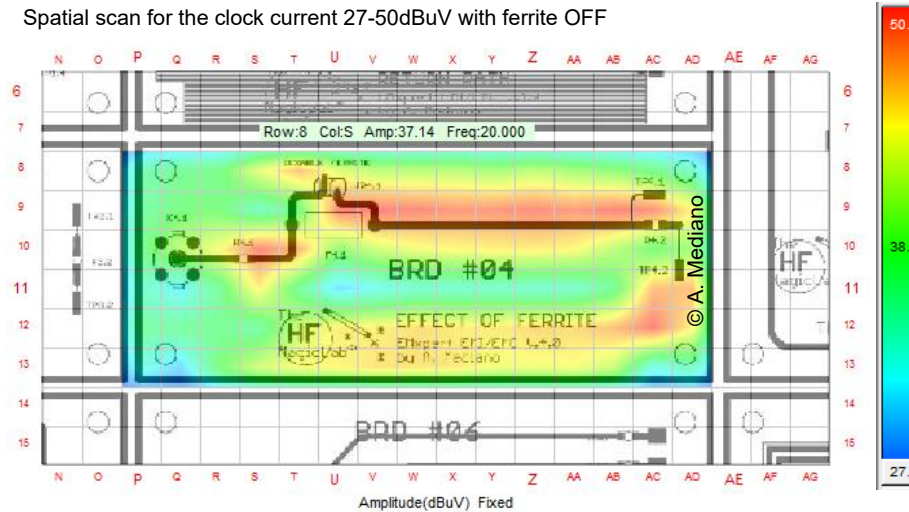


# NAKLADKI

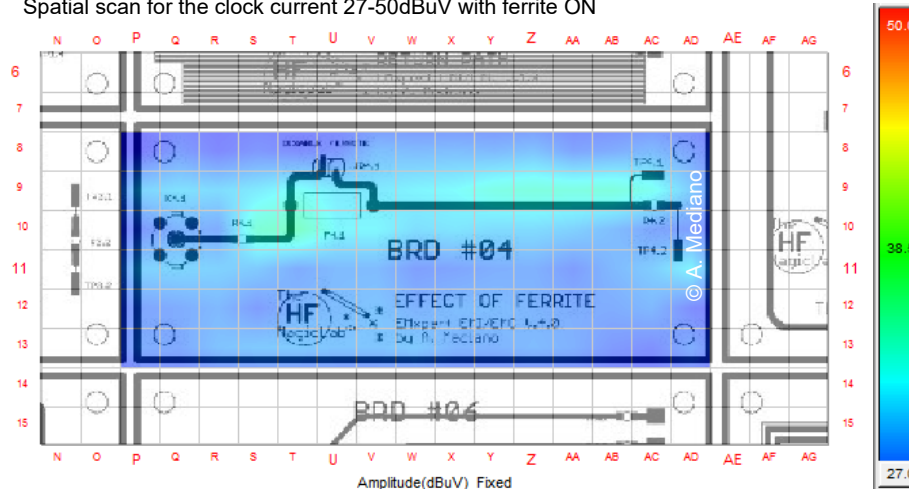


# ANALIZA PRZESTRZENNA

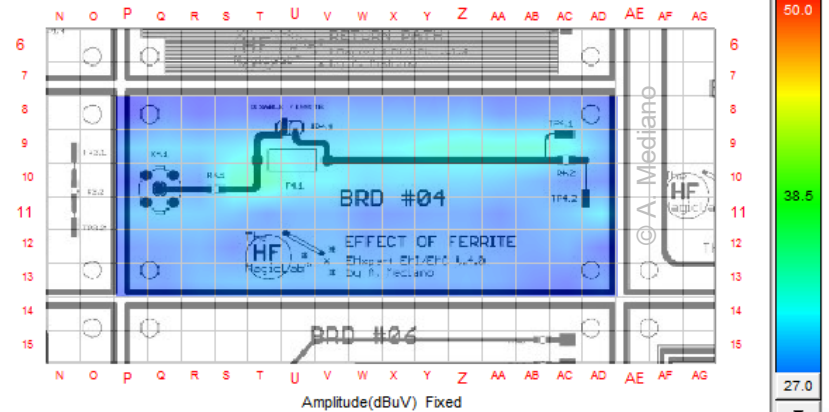
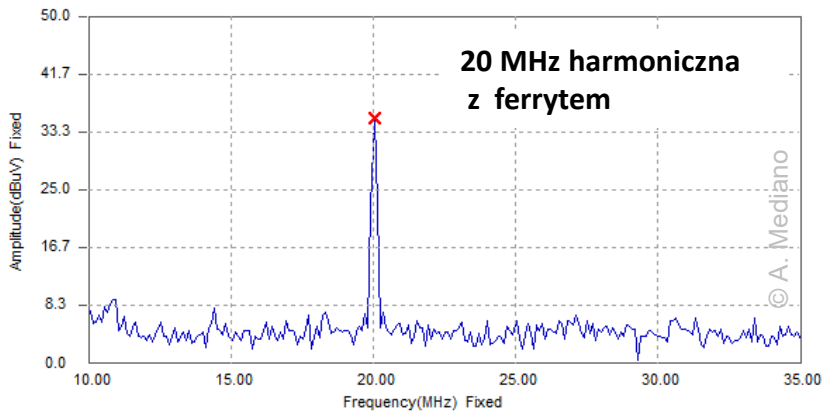
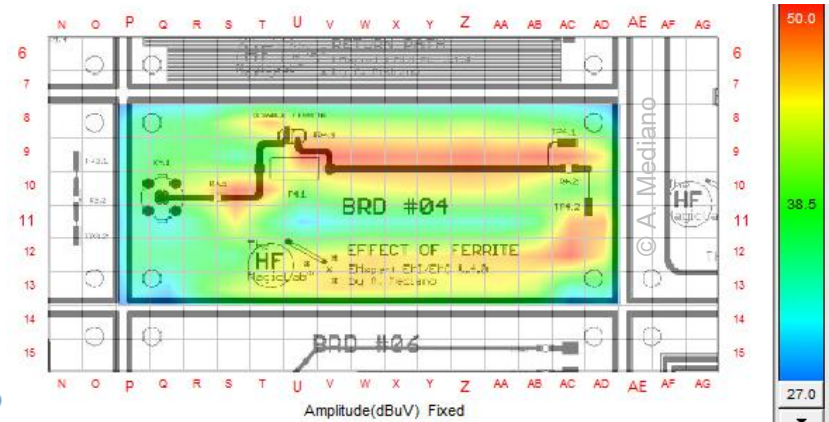
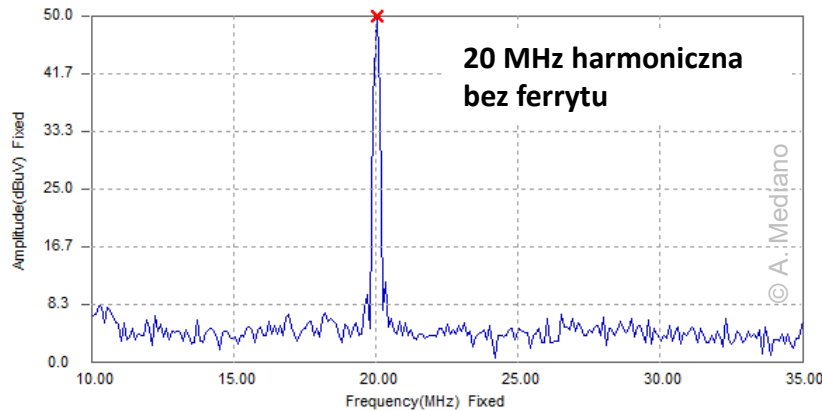
Spatial scan for the clock current 27-50dBuV with ferrite OFF



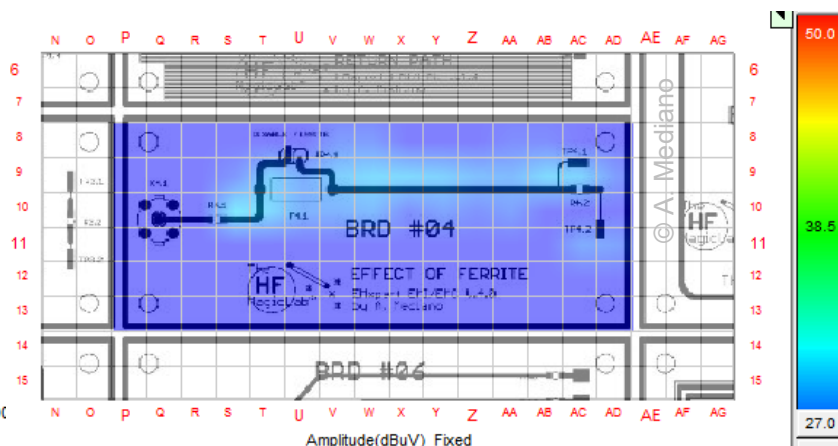
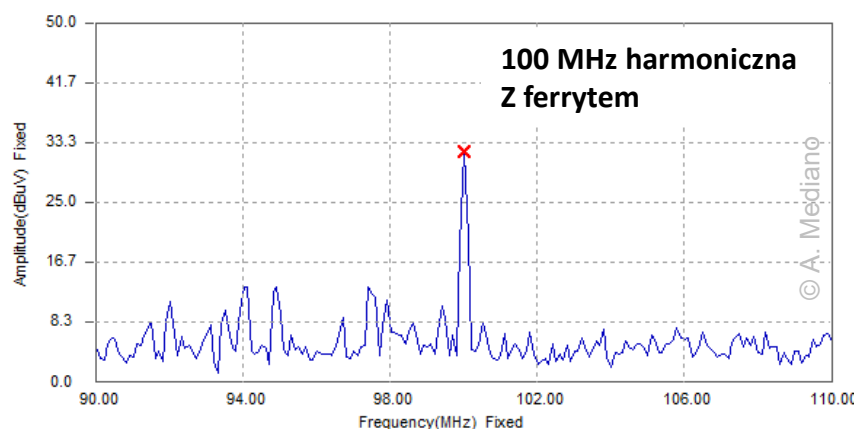
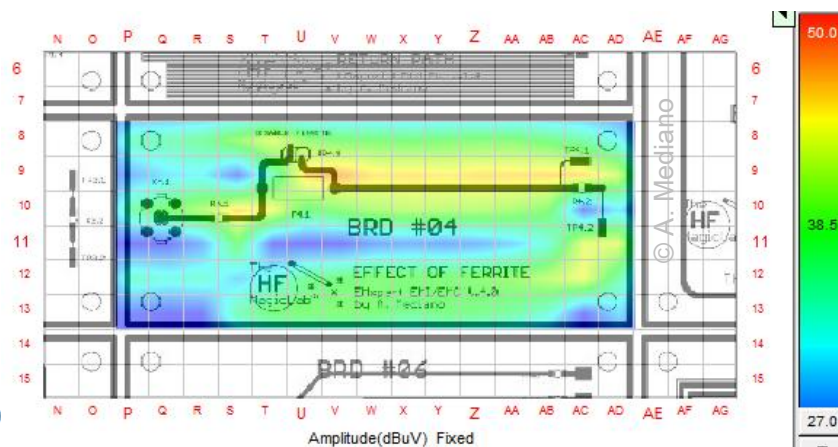
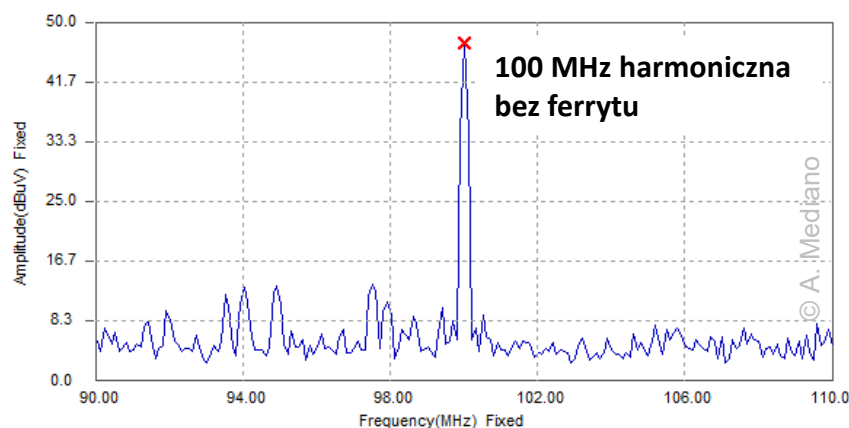
Spatial scan for the clock current 27-50dBuV with ferrite ON



# ANALIZA DLA DWÓCH CZĘSTOTLIWOŚCI



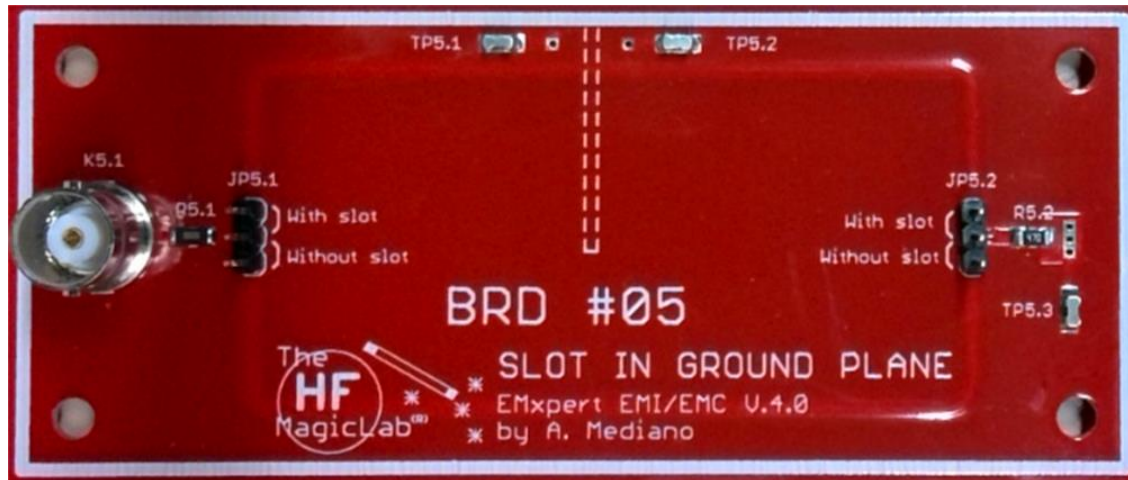
# ANALIZA DLA DWÓCH CZĘSTOTLIWOŚCI



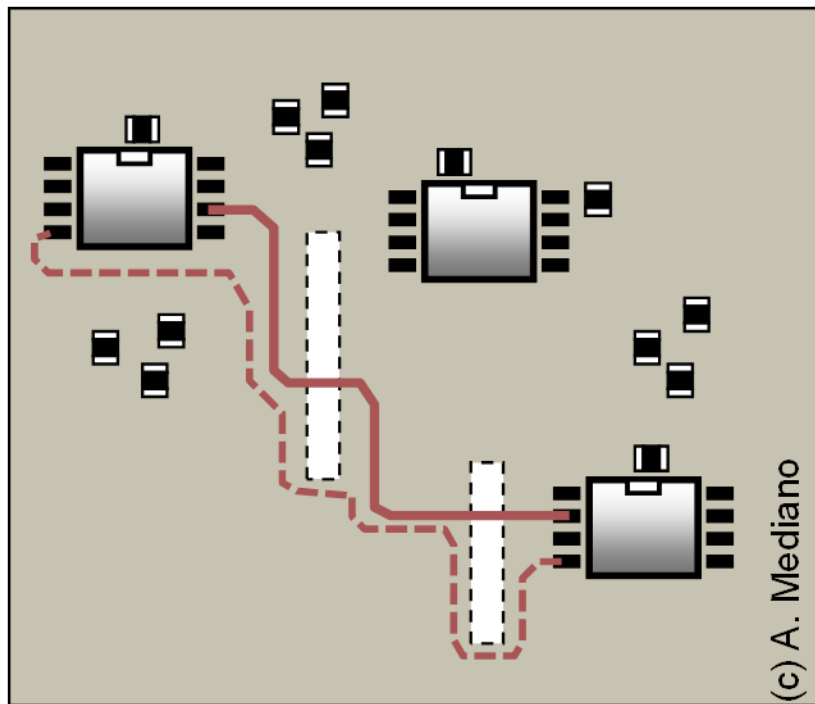


## PŁYTKA 05

# *Przerwy w płaszczyznach masy*



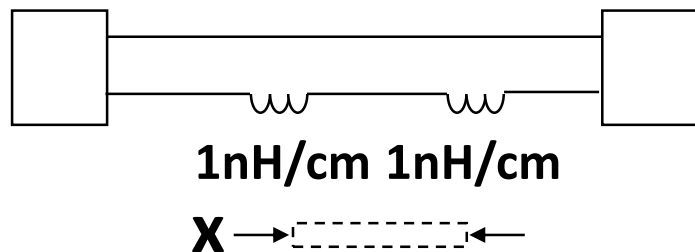
# Istota problemu



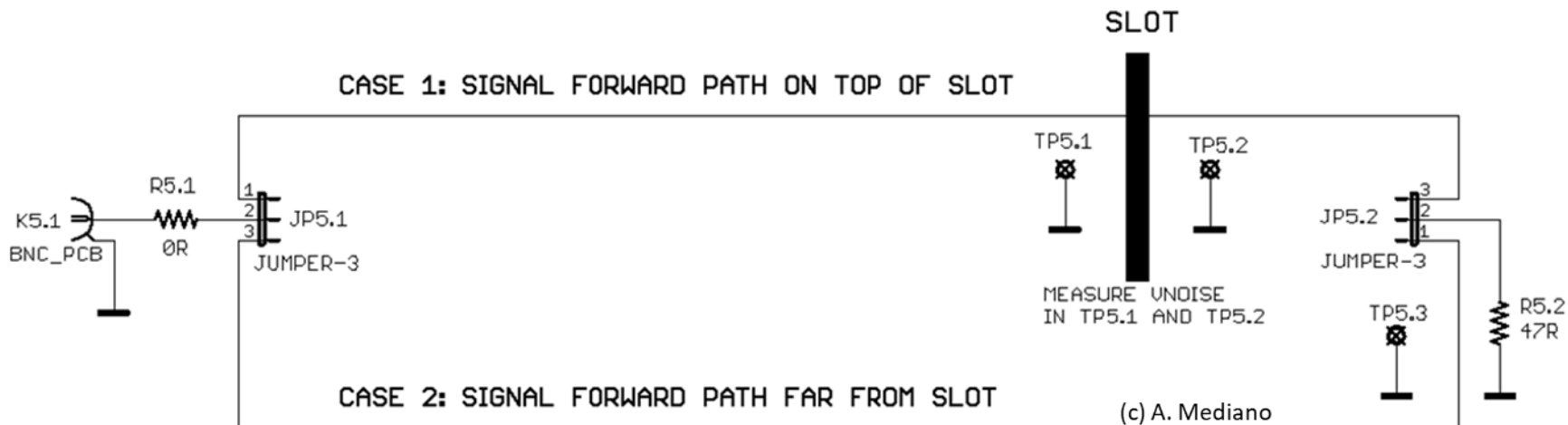
Jedną z najbardziej niebezpiecznych sytuacji zarówno dla emisji (emissions), jak i odporności (immunity) w obwodach elektronicznych jest możliwość tworzenia szczelin (slots) w płaszczyznach masy (ground planes) i prowadzenie sygnałów nad tymi szczelinami.

Prądy powrotne (return currents) są zniekształcone, co pokazano na rysunku, ponieważ szczelina działa jako pewnego rodzaju impedancja.

Ta impedancja i prąd tworzą spadek napięcia w systemie masy, co niesie ze sobą ryzyko wpływu na pobliskie obwody lub wzbudzenia (exciting) kabli podłączonych do płytki PCB

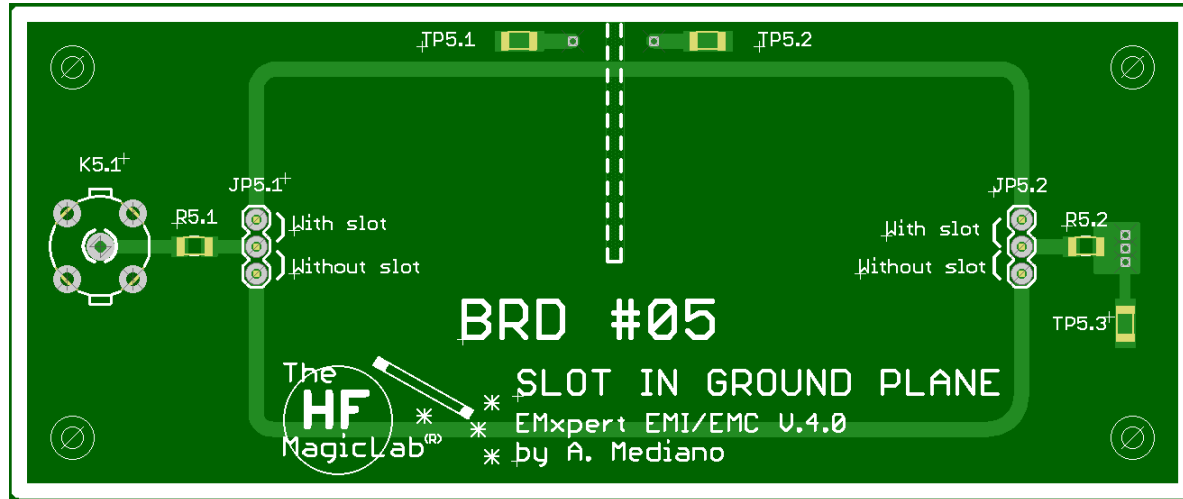


# SCHEMATIC

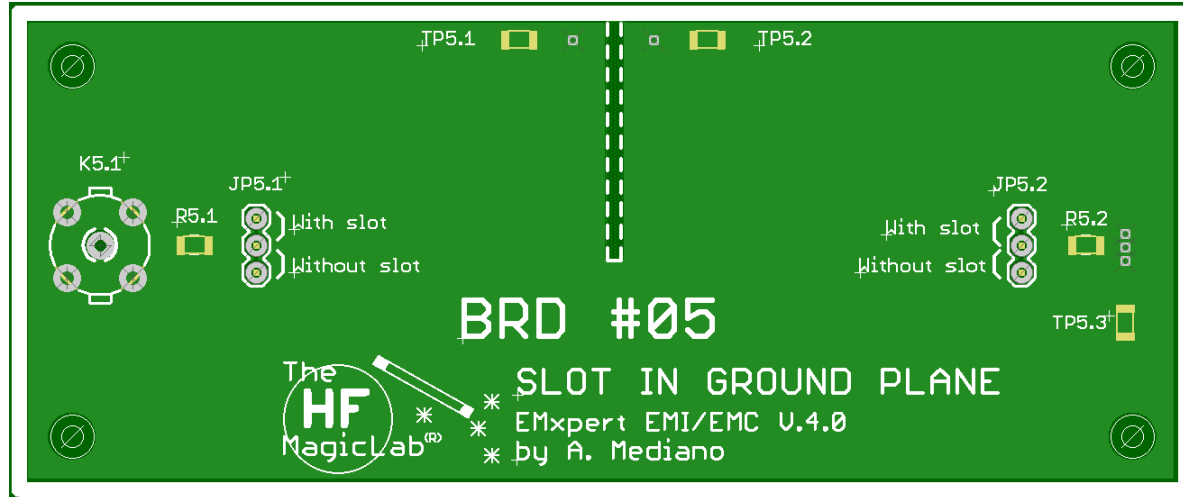


# PCBs

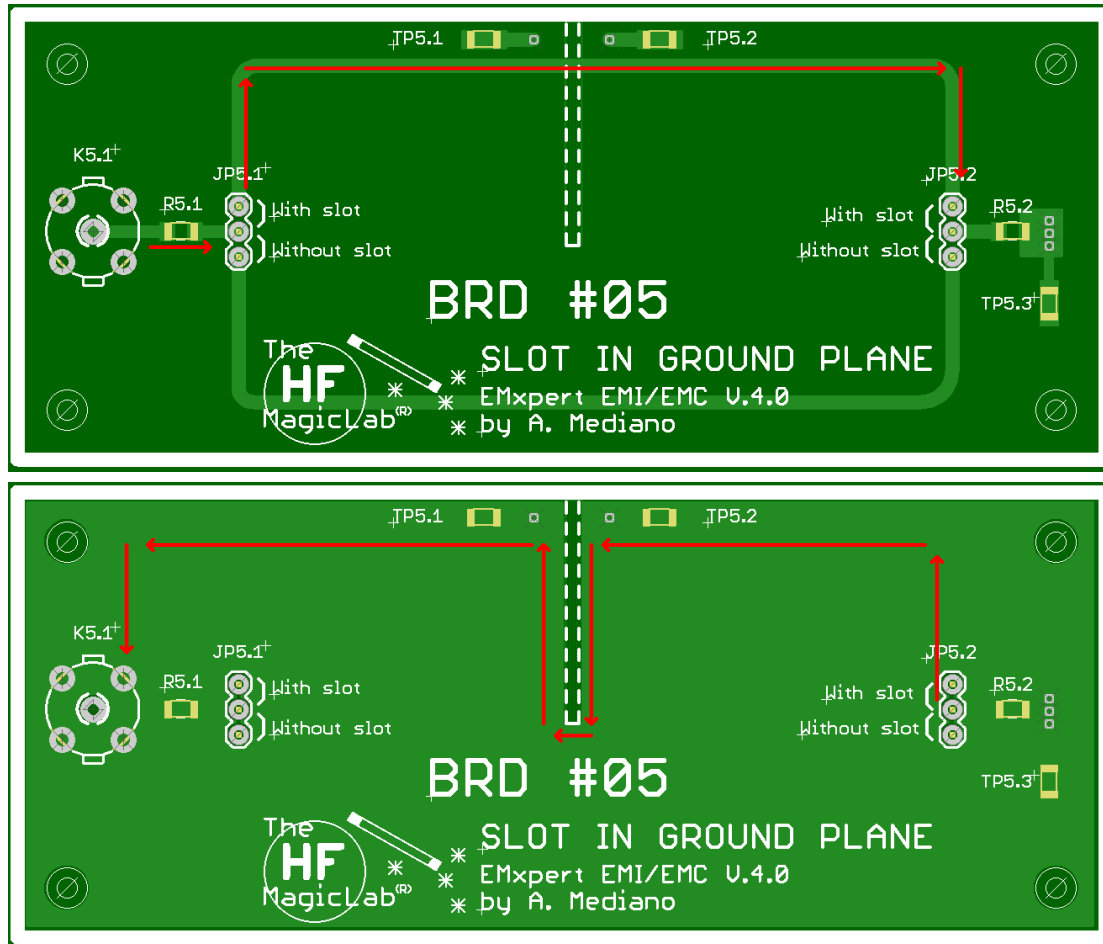
Warstwa  
górna



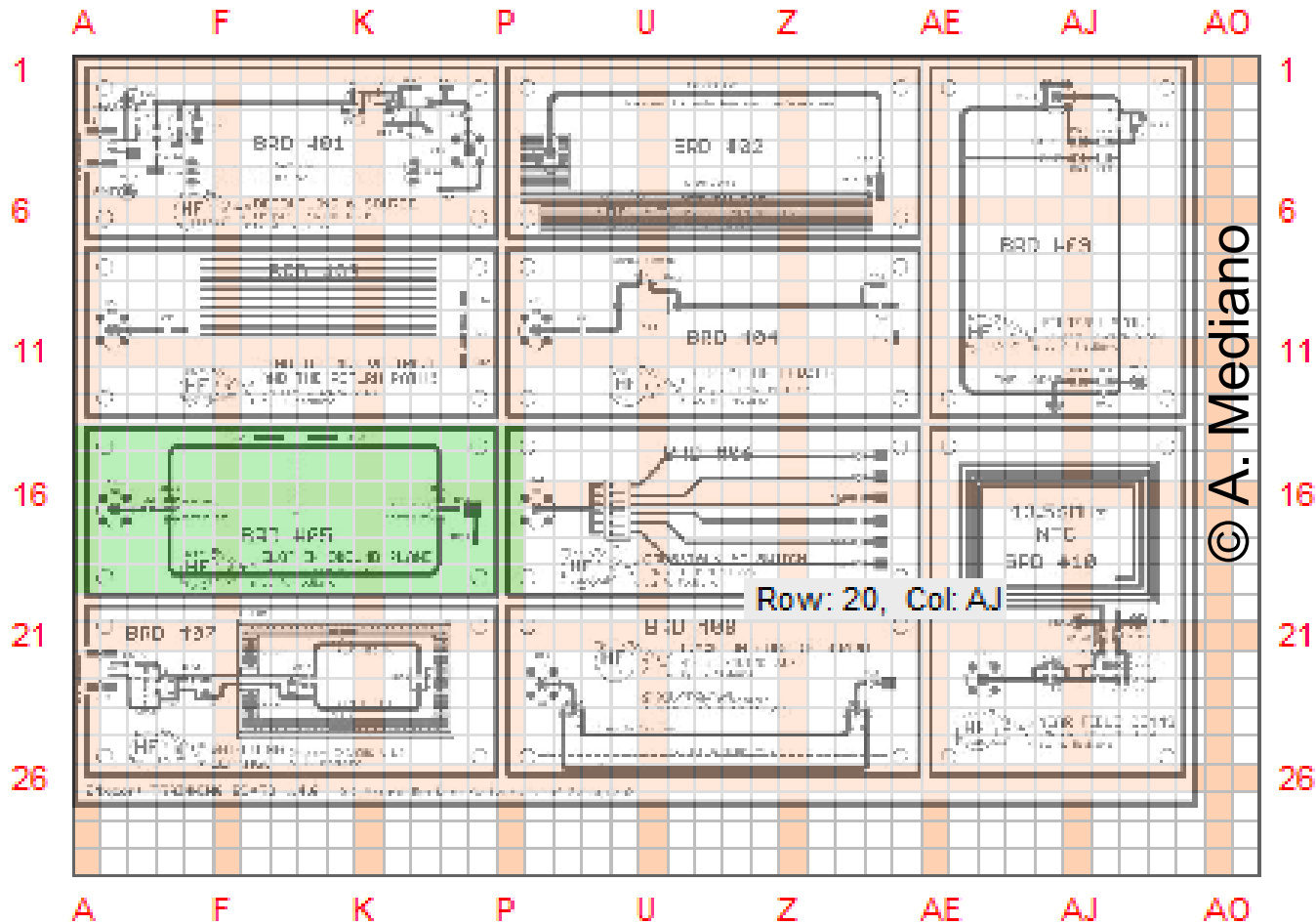
Warstwa  
dolna



# Teoretyczna droga prądu



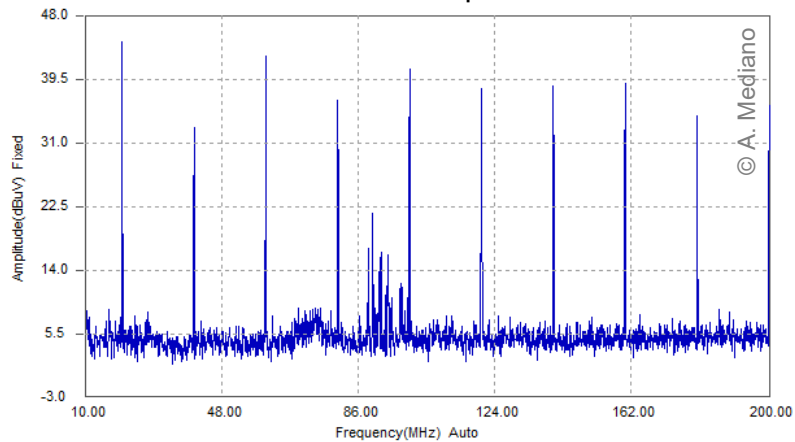
# NAKLADKI



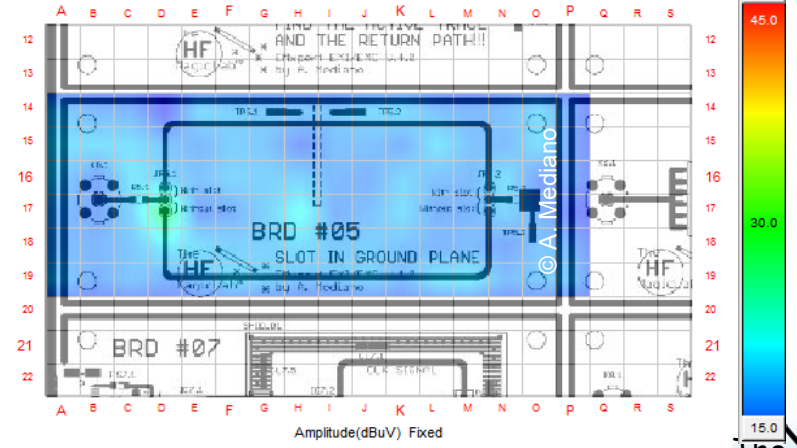
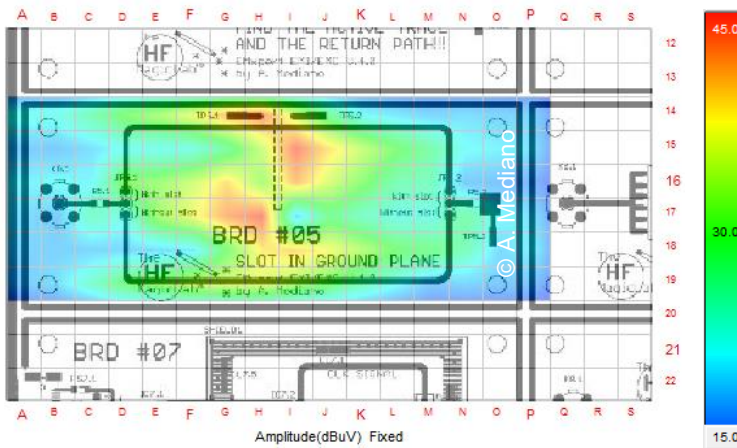
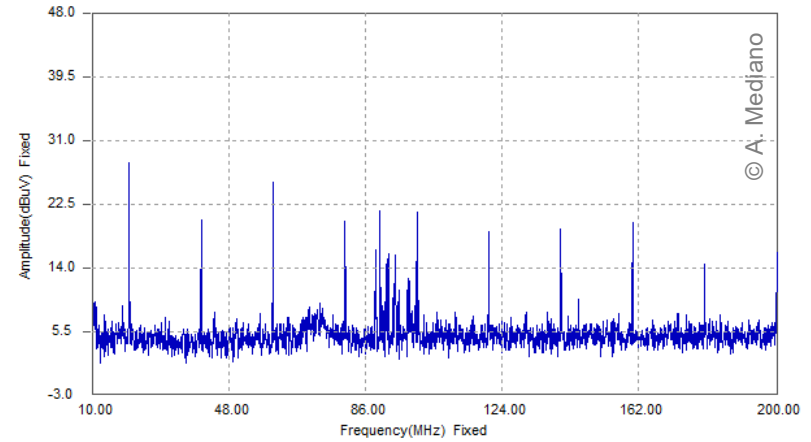


# SPECTRAL/SPATIAL SCAN

Emisja (zakłóceń) ze szczeliną w płaszczyźnie masy



Emisja (zakłóceń) bez szczeliny w płaszczyźnie masy

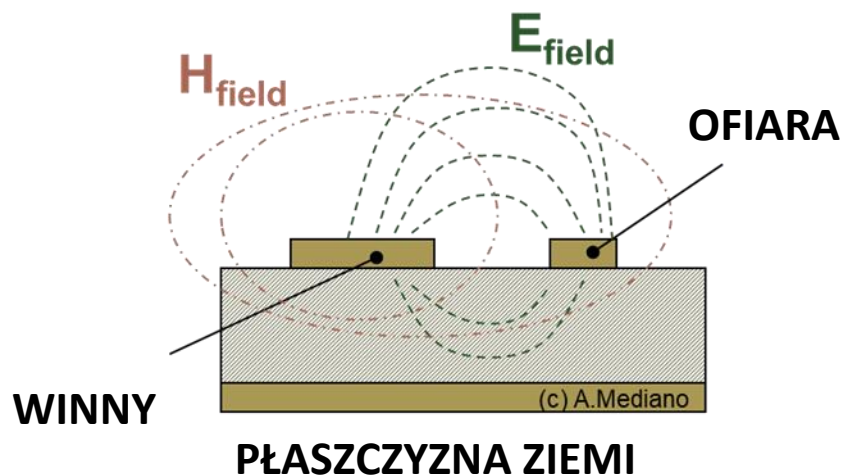


## Płytkka 06

# *Przesłuch na poziomie komponentu*



# Istota problemu

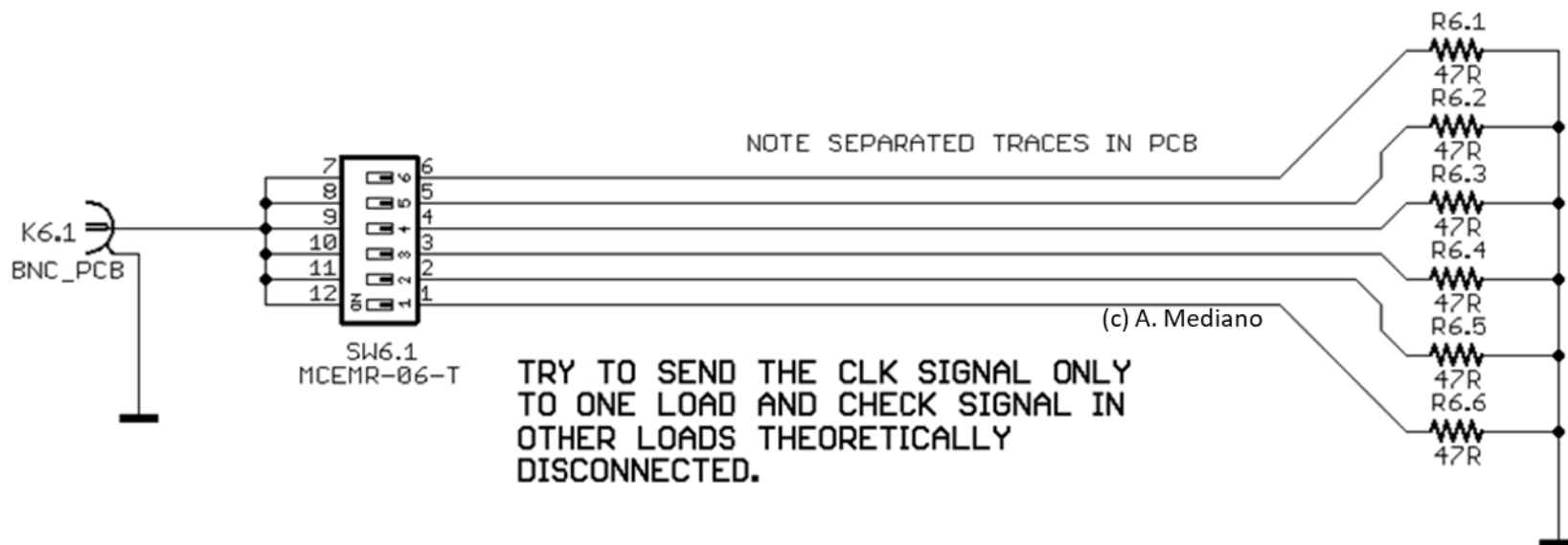


**POLE ELEKTRYCZNE = SPRZĘŻENIE POJEMNOŚCIOWE**  
**POLE MAGNETYCZNE = SPRZĘŻENIE INDUKCYJN**

Sygnały na płycie PCB lub w kablu mogą się sprzęgać z powodu efektów zbliżeniowych poprzez efekty pojemnościowe i/lub indukcyjne. Nazwa tego zjawiska to przesłuch (crosstalk), i można je zaobserwować w ścieżkach, złączach, komponentach itd. Problem jest szczególnie niebezpieczny podczas prowadzenia krytycznych sygnałów generujących emisje w pobliżu krytycznych sygnałów o wysokiej podatności (susceptibility).

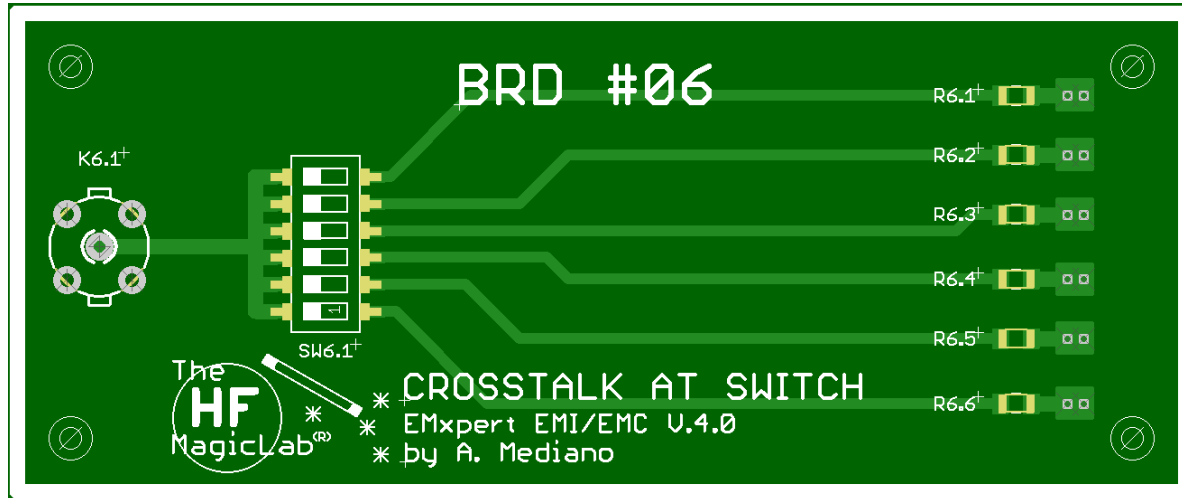
Na rysunku sygnał sprawcy jest sprzężony z sygnałem ofiary poprzez efekty pojemnościowe (pole elektryczne) lub indukcyjne (pole magnetyczne). Typowym rozwiązaniem tego problemu jest poprowadzenie tych sygnałów daleko od siebie (rozdzielenie sygnałów w layoutcie).

# SCHEMAT

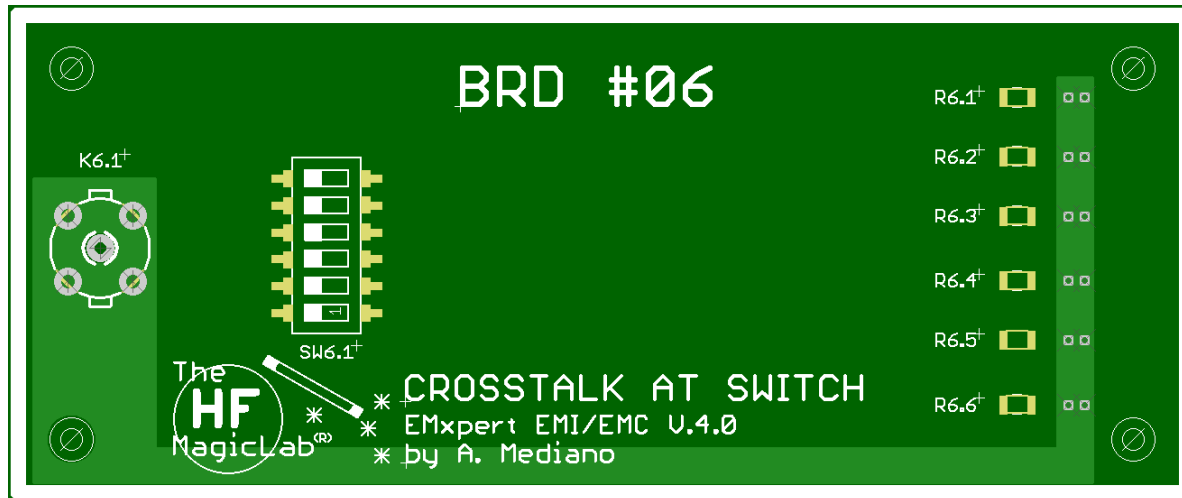


# PCBs

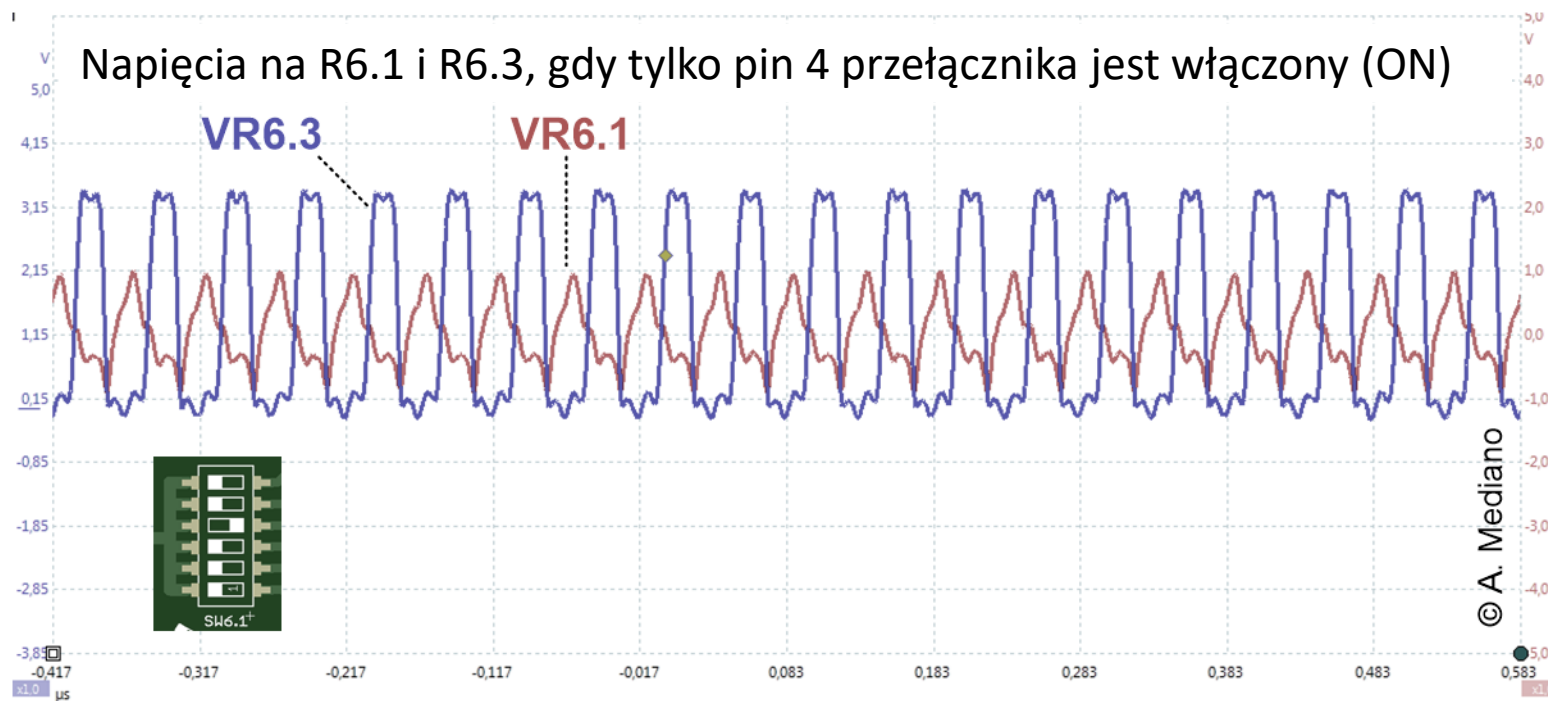
Warstwa  
górna



Warstwa  
dolna

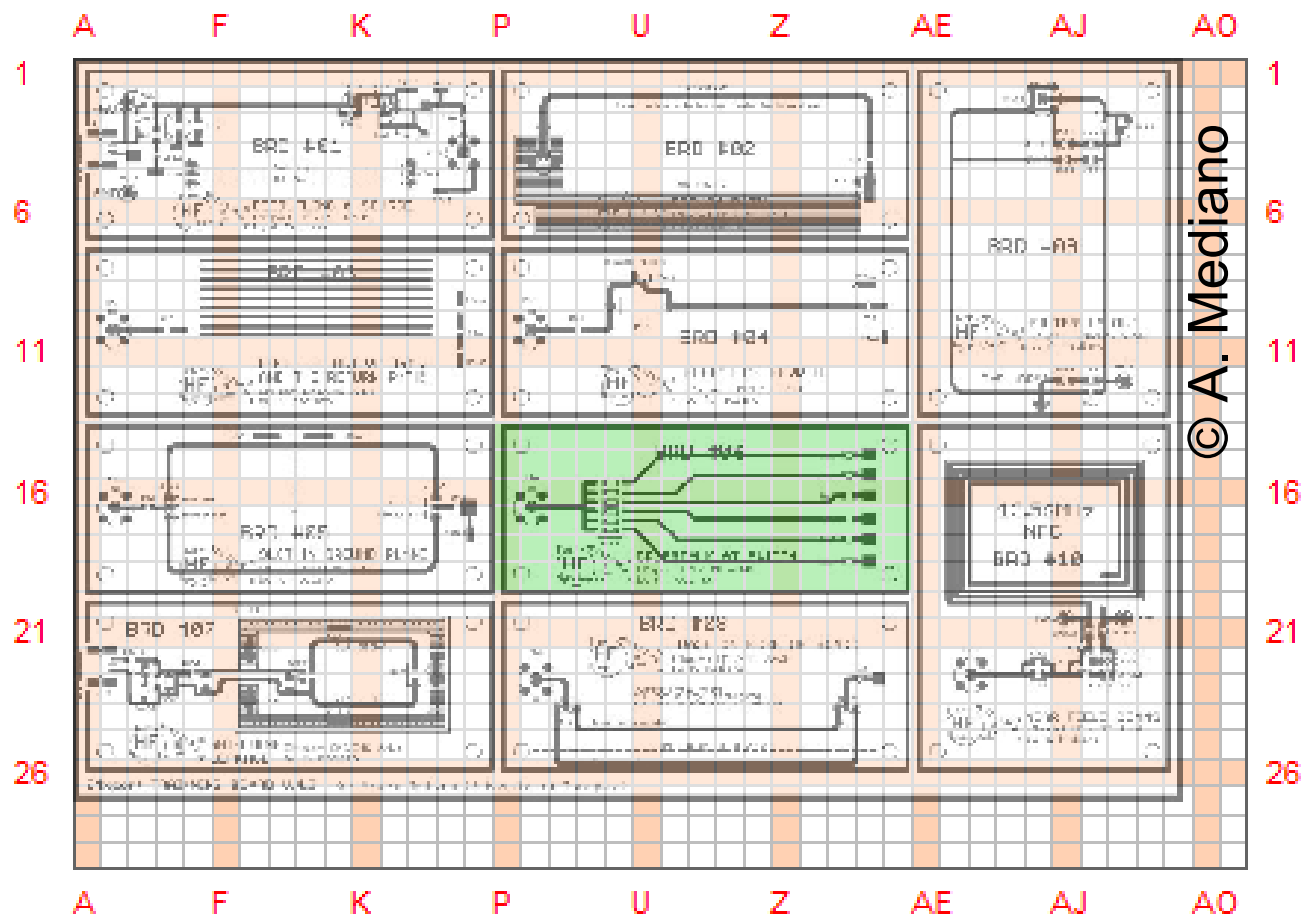


# PRZEBIEGI



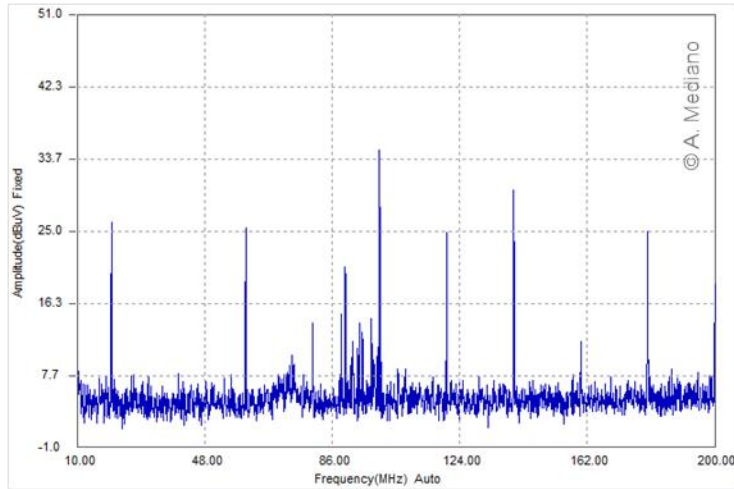


# NAKLADKI

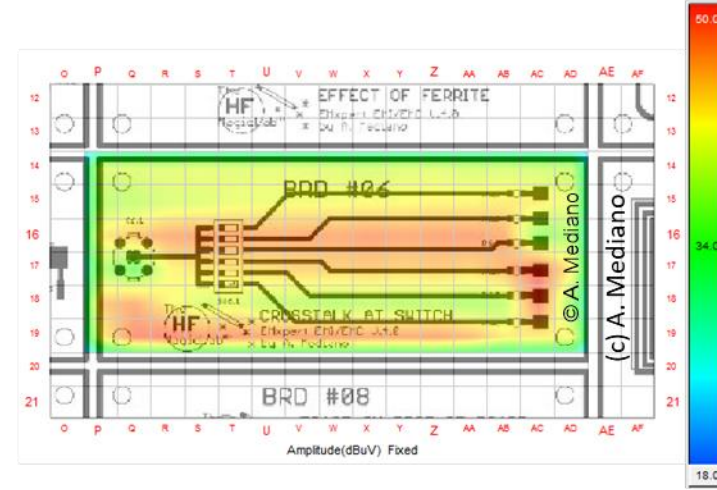
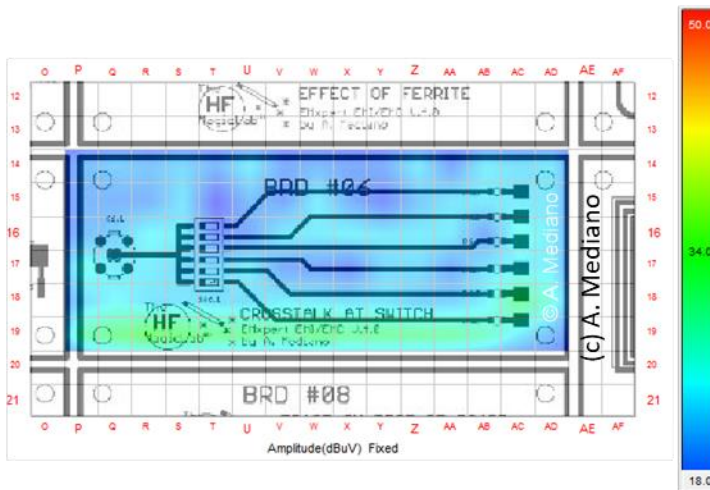
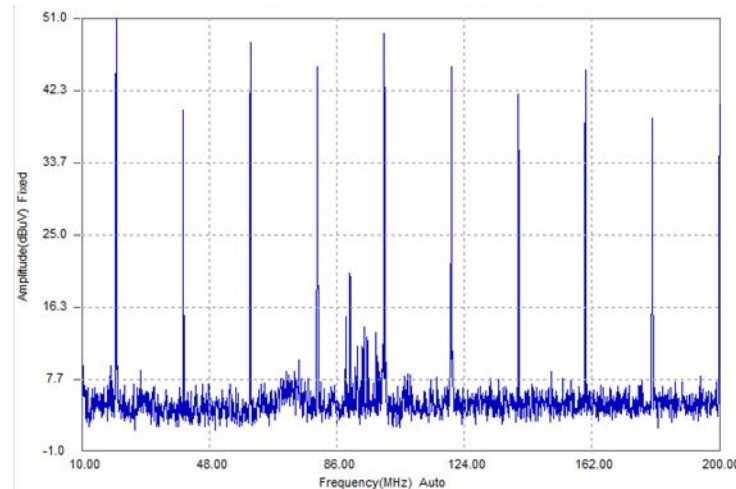


# ANALIZA SPEKTRALNA I PRZESTRZENNA

Emisja z wyłączonym przełącznikiem

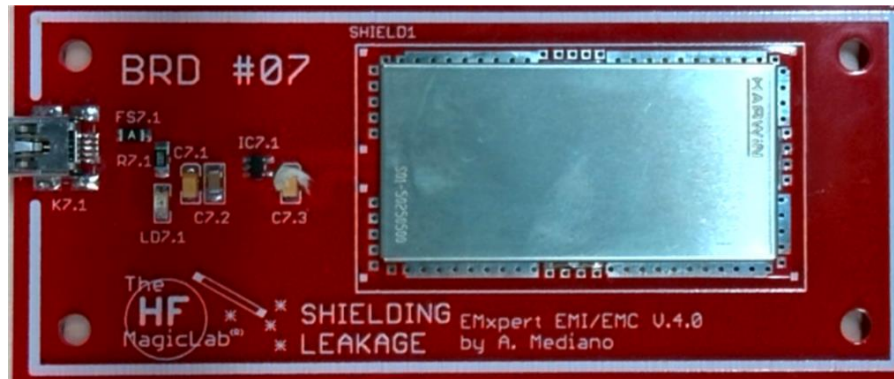


Emisja z włączonym przełącznikiem pin 4 (R6.3)



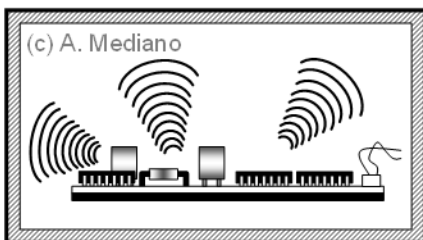
# Płytkka 07

## *Skuteczność ekranowania*



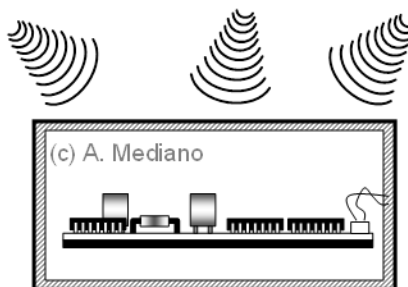
# Istota problemu

## EMISJA

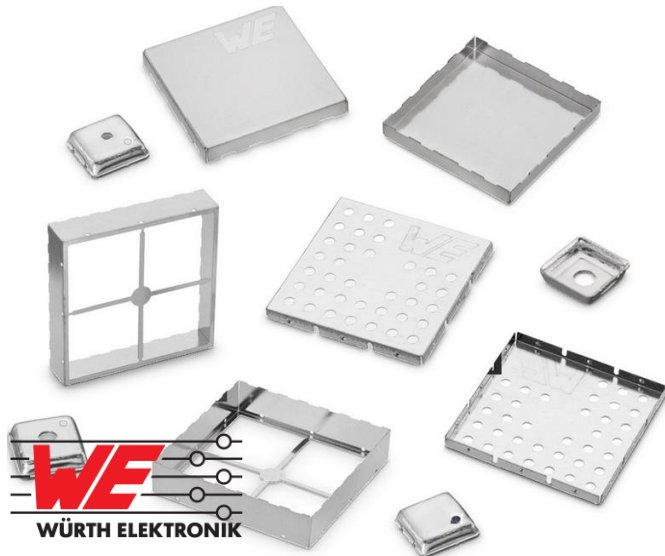


## WINNY

## ODPRONOŚĆ



## OFIARA



Dwie ważne idee:

1. Niemal każdy materiał jest zwykle odpowiedni do ekranowania sygnałów elektromagnetycznych, z jednym wyjątkiem: bardzo niskie pola magnetyczne (tj. 50-60 Hz). Uściślenie: Do ekranowania pól magnetycznych o bardzo niskiej częstotliwości (jak te generowane przez prąd sieciowy 50/60 Hz) potrzebne są specjalne materiały o wysokiej przenikalności magnetycznej, np. Mumetal\*. Zwykłe metale, choć skuteczne w ekranowaniu pól elektrycznych, są nieskuteczne w tym zakresie częstotliwości.

2. Pogorszenie właściwości ekranowania poprzez: szczeliny (slots) i apertury/otwory (apertures) lub jeśli kable I/O (wejścia/wyjścia) i ścieżki nie są filtrowane. Na rysunku \ można zobaczyć typową pokrywę ekranującą stosowaną na płytkach PCB, gdy pewien specyficzny obszar obwodu musi być ekranowany. Zazwyczaj płaszczyzna masy (GND plane) jest używana jako jedna ze ścianek ekranowanego obszaru, a komponenty są przykryte metalową osłoną.

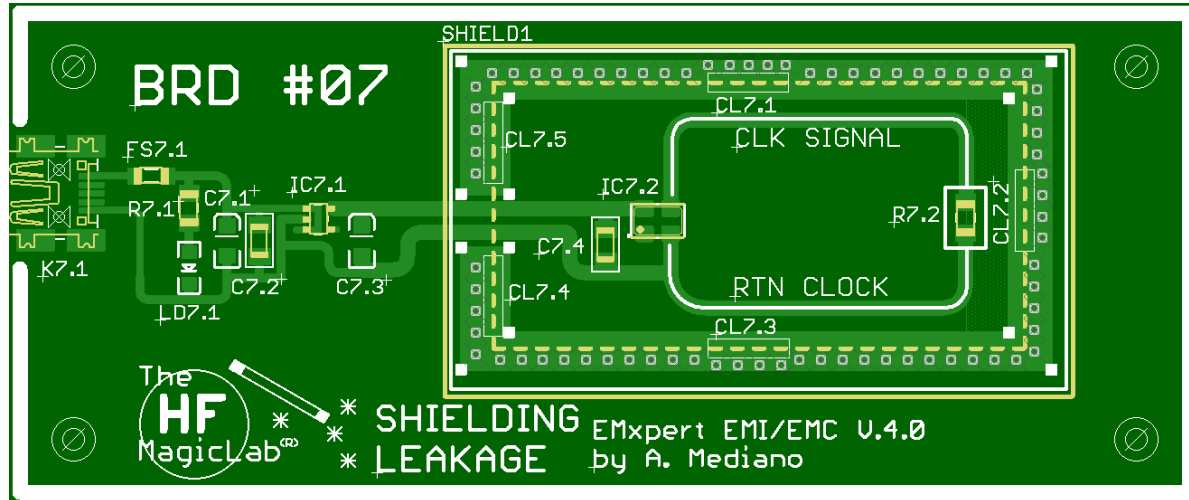
\*stop niklu (75%) i żelaza (15%) z niewielkimi dodatkami miedzi i molibdenu

EMxpert EMI/EMC BRD #07 V.4.0  
by A. Mediano (2018)

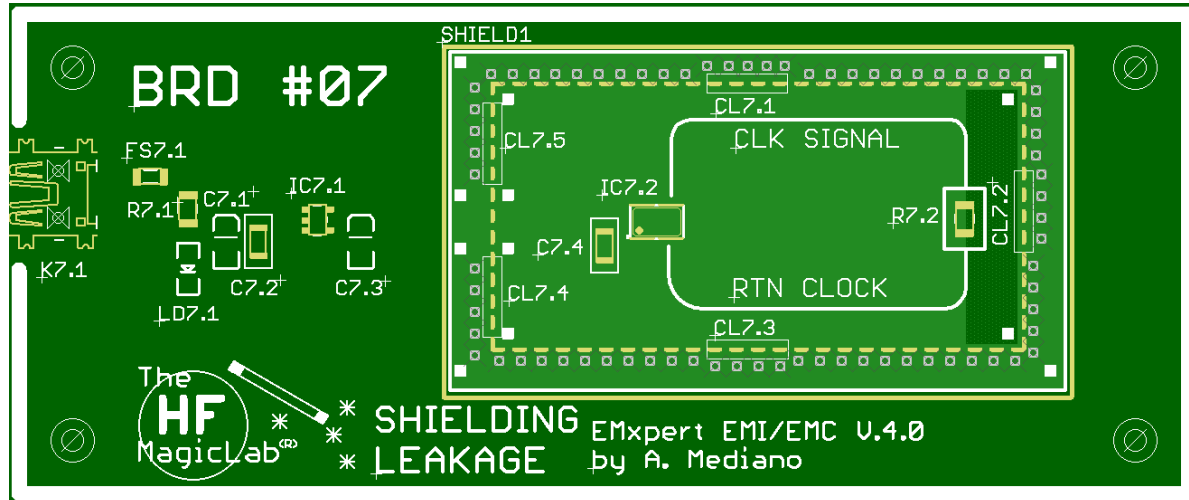


# PCBs

Warstwa  
górna

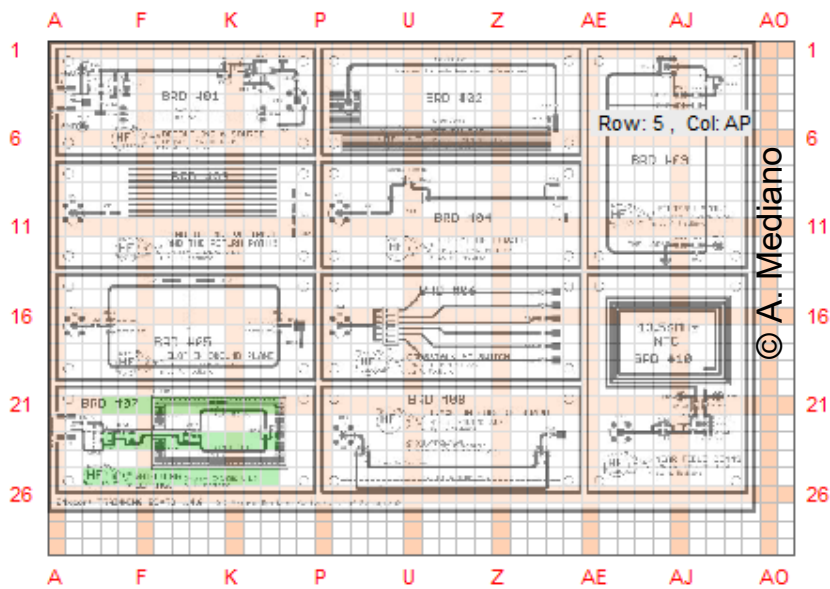


Warstwa  
dolna

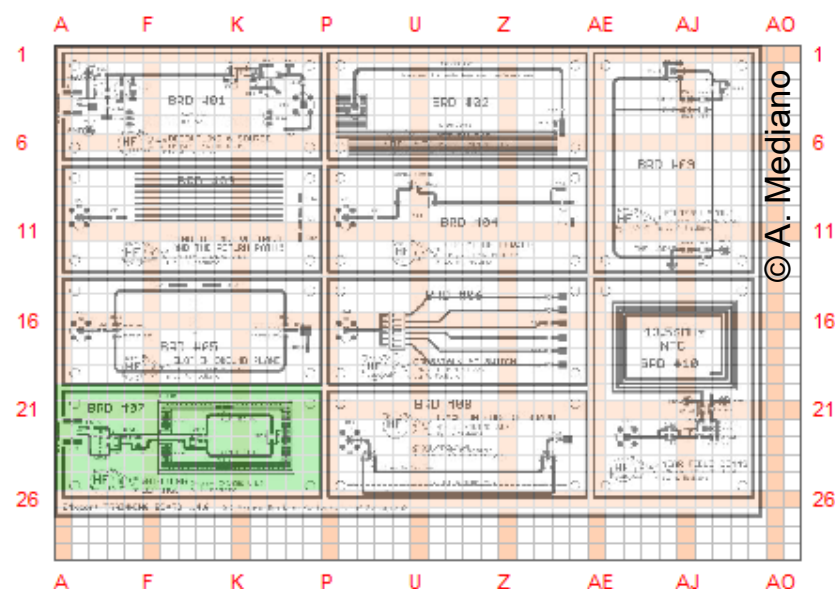




# NAKŁADKI



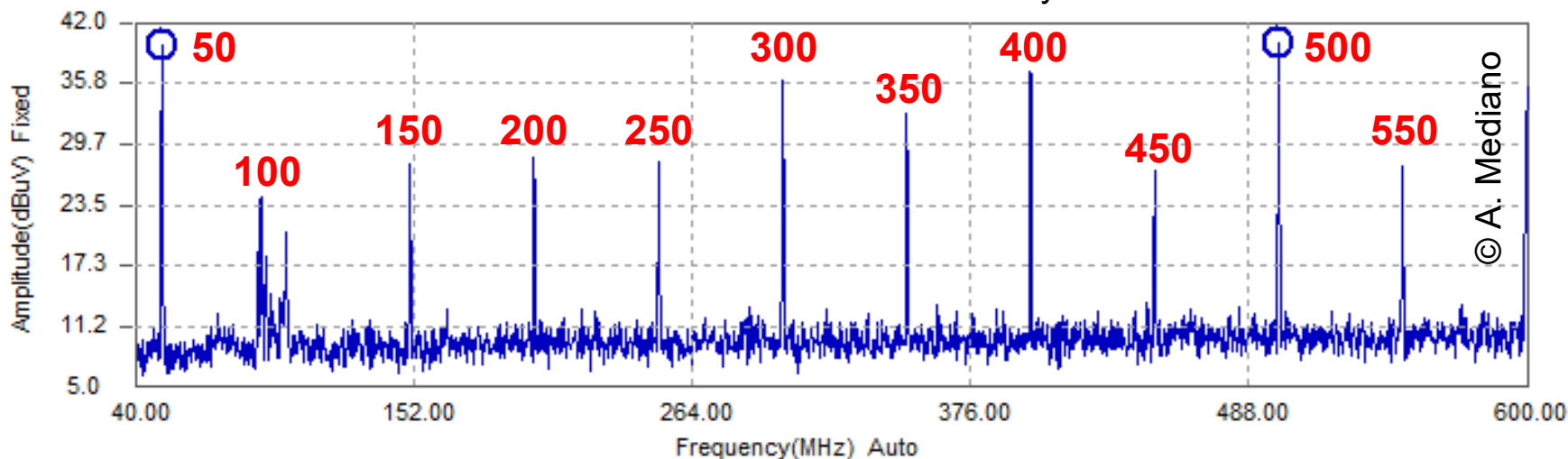
DLA ANALIZY SPEKTRALNEJ



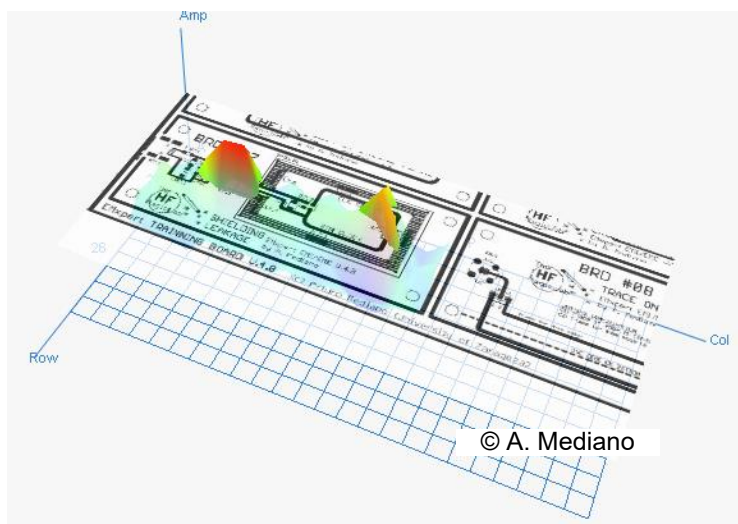
DLA ANALIZY PRZESTRZENNEJ

# ANALIZA SPEKTRALNA

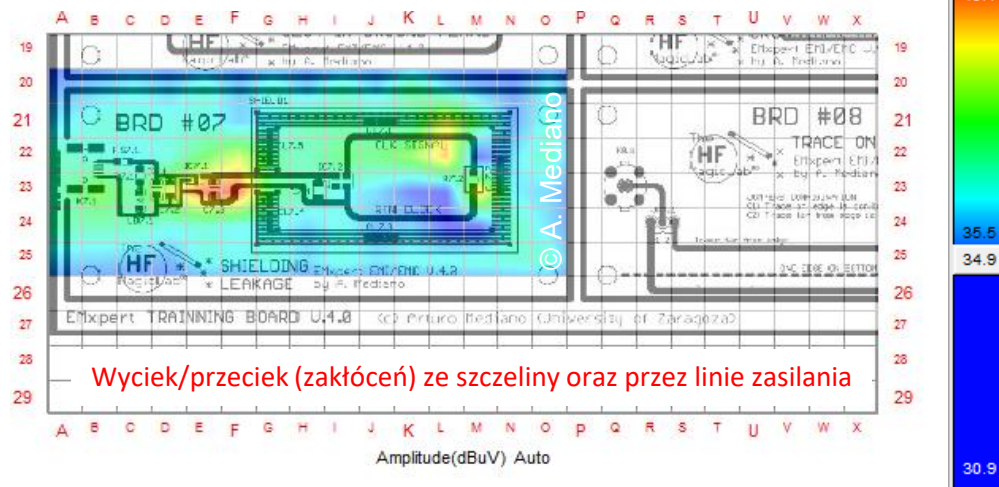
Harmoniczne z wewnętrznego zegara 50 Mhz ze szczeliną w warstwie dolnej



# ANALIZA PRZESTRZENNA

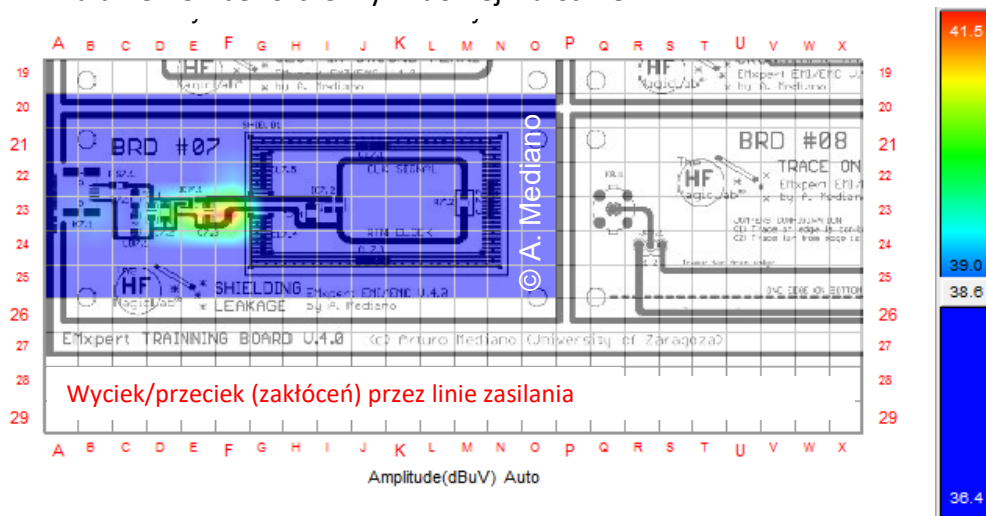
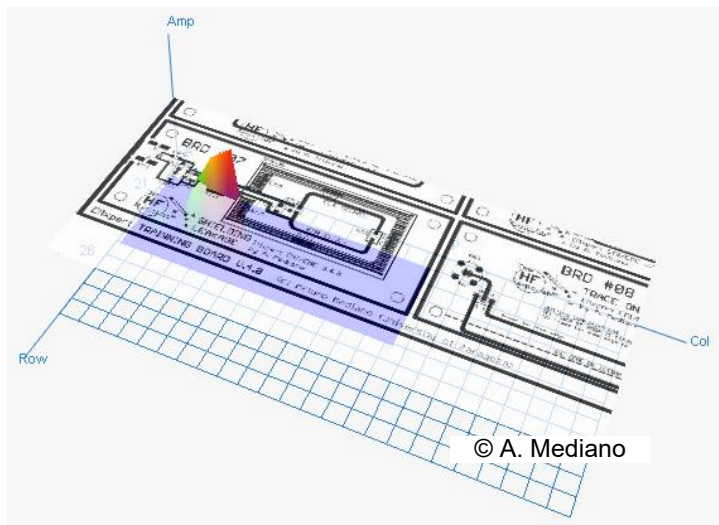


Działanie PCB przy obecności szczeliny w dolnej warstwie



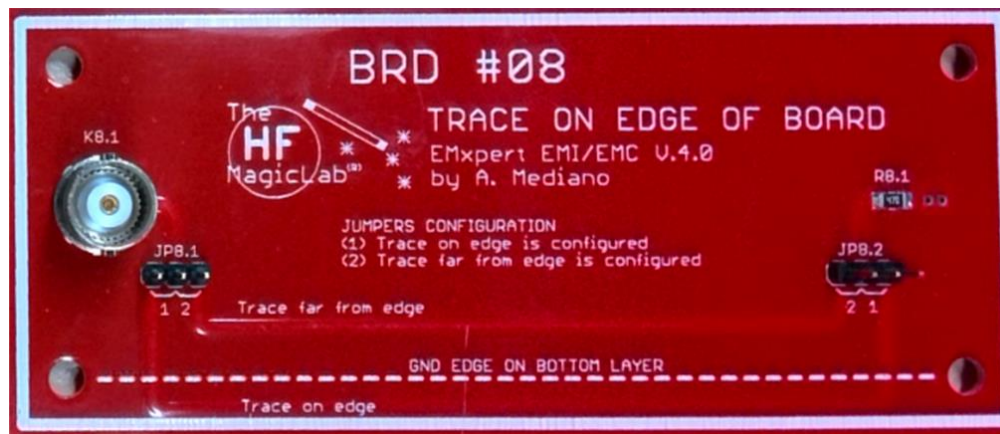
# ANALIZA PRZESTRZENNA

Działanie PCB bez szczeliny w dolnej warstwie



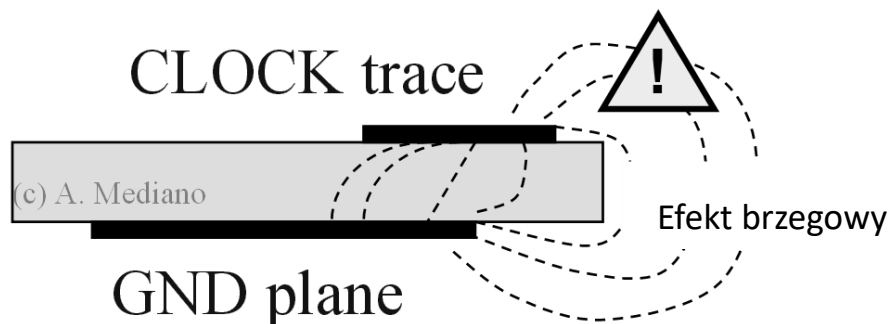
# Płytką 08

## Ścieżka na brzegu PCB



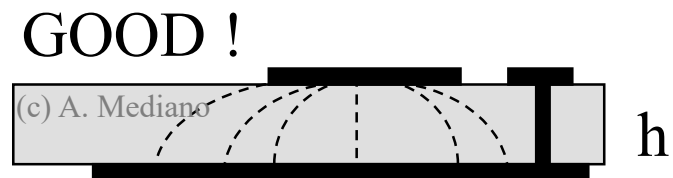
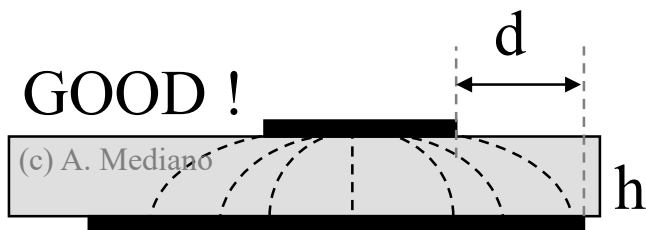
# Istota problemu

W projektowaniu płytek PCB bardzo ważne jest unikanie krytycznych ścieżek na krawędzi PCB. W ten sposób unikniesz przecieków (leakage) i efektów brzegowych (fringing effects):



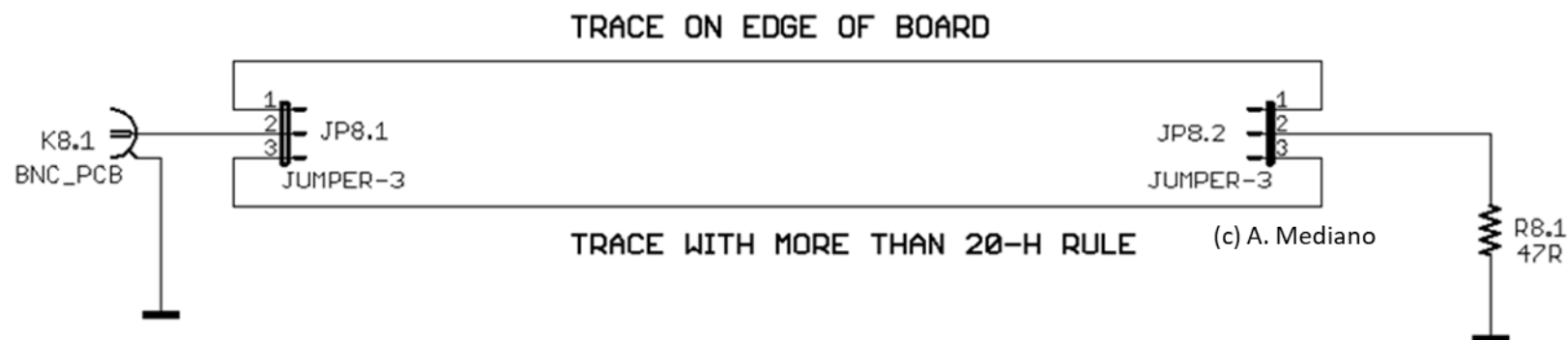
CLOCK trace – ścieżka przenosząca taktowanie procesora

Jedną metodą minimalizacji tego efektu jest częściowe pokrycie (przez) płaszczyznę masy:



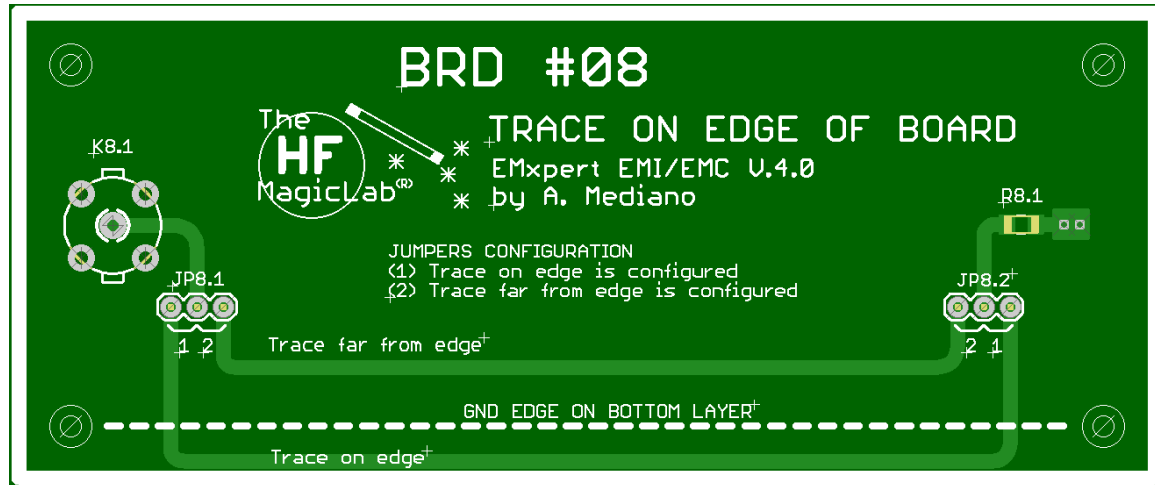


# SCHEMAT

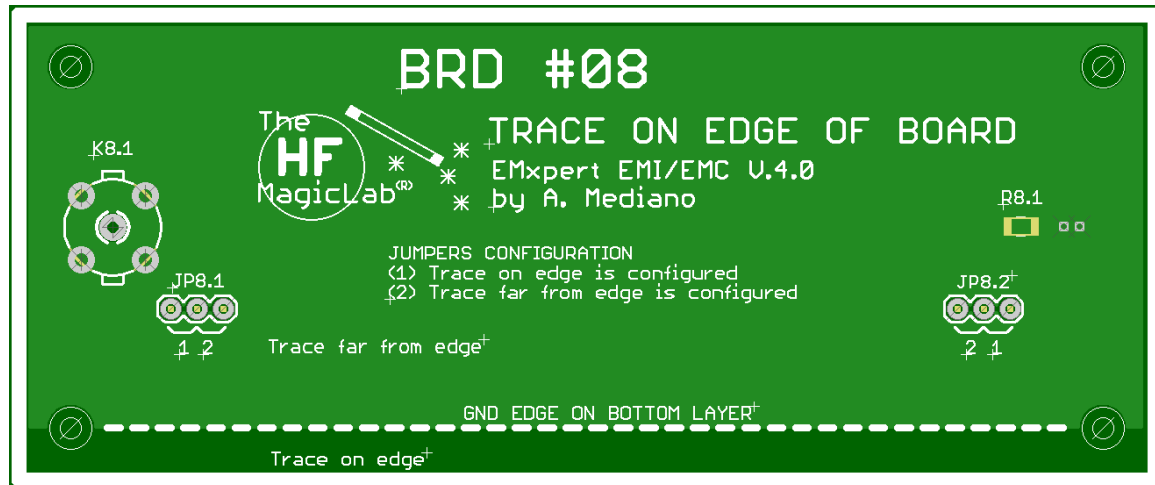


# PCBs

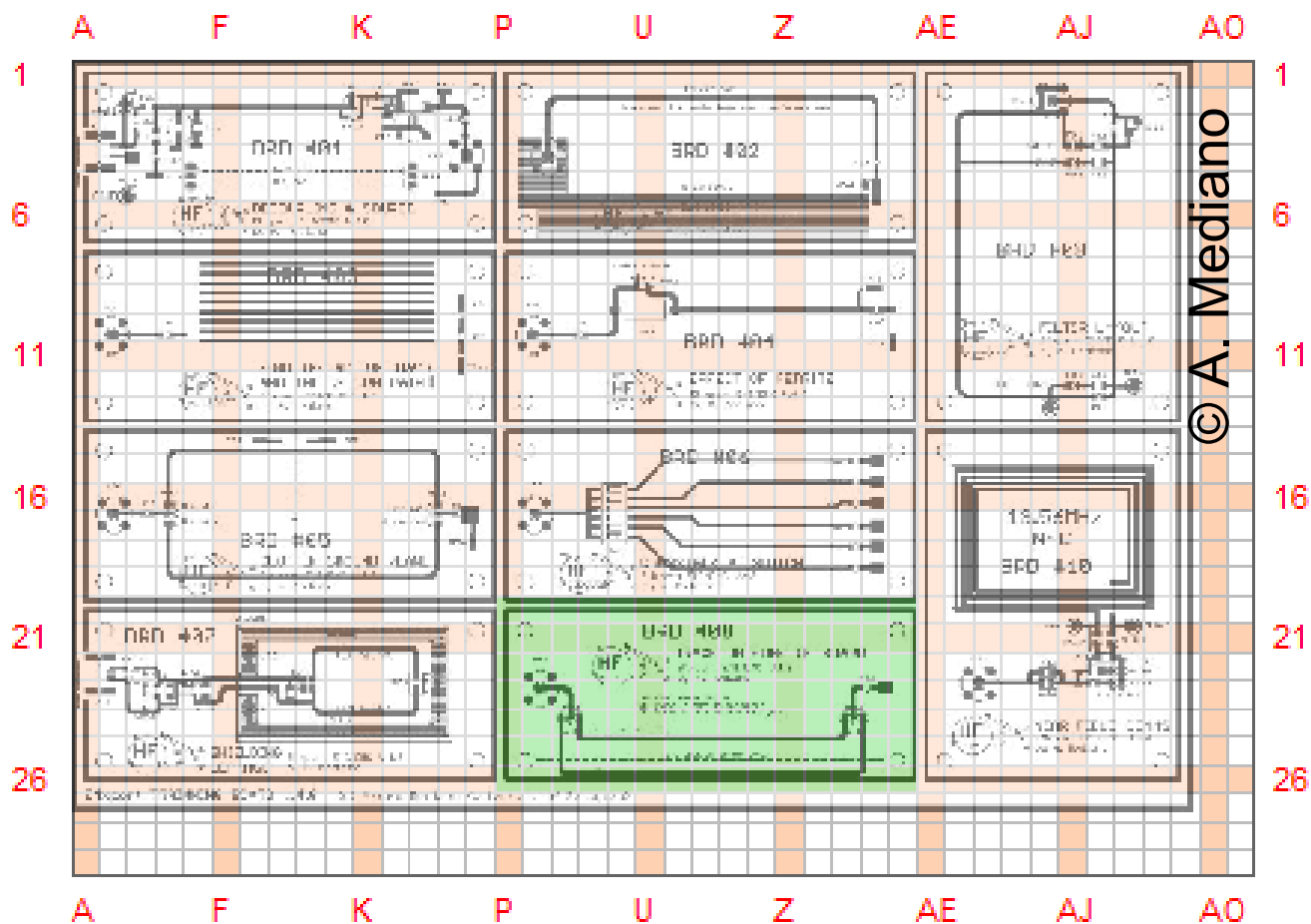
Warstwa  
górną



Warstwa  
dolna

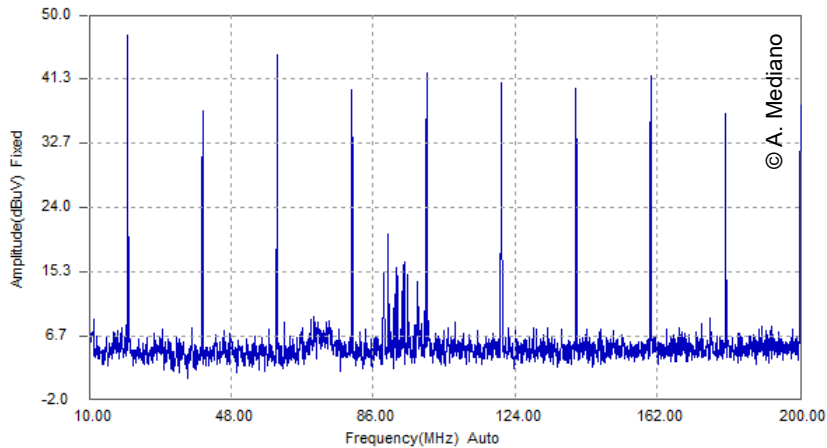


# NAKLADKI

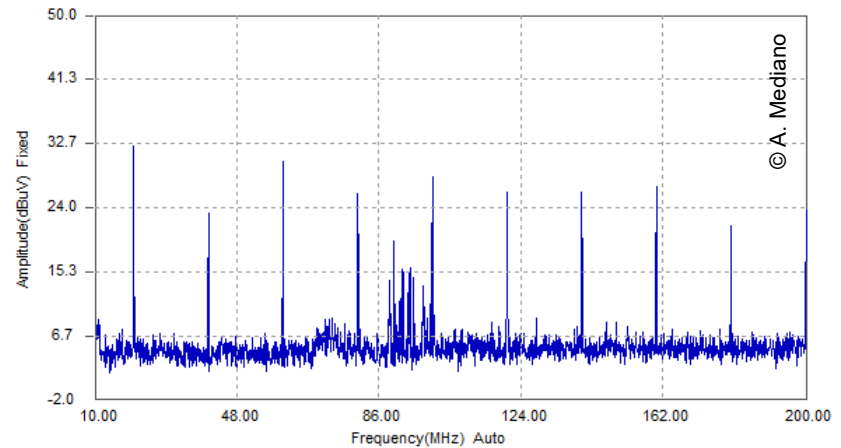


# ANALIZA SPEKTRALNA I PRZESTRZENNA

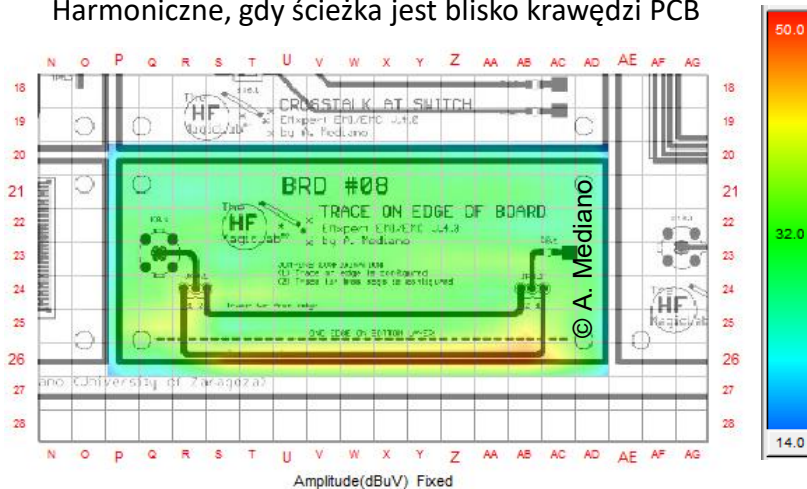
Harmoniczne, gdy ścieżka jest blisko krawędzi PCB



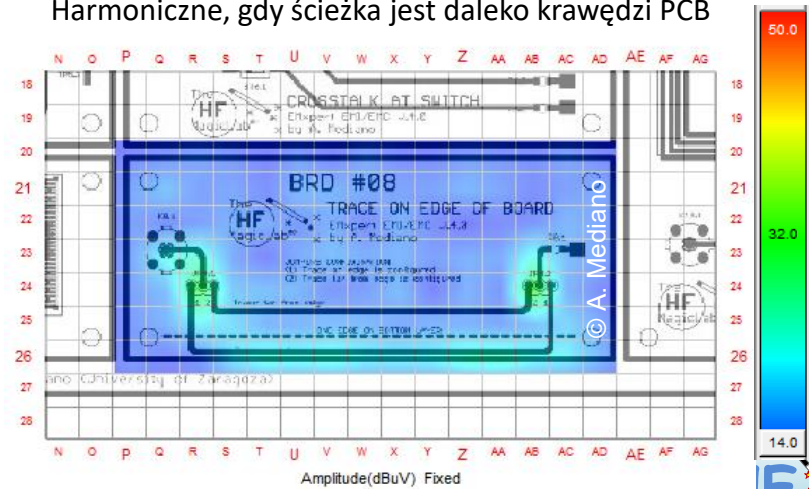
Harmoniczne, gdy ścieżka jest daleko krawędzi PCB



Harmoniczne, gdy ścieżka jest blisko krawędzi PCB



Harmoniczne, gdy ścieżka jest daleko krawędzi PCB

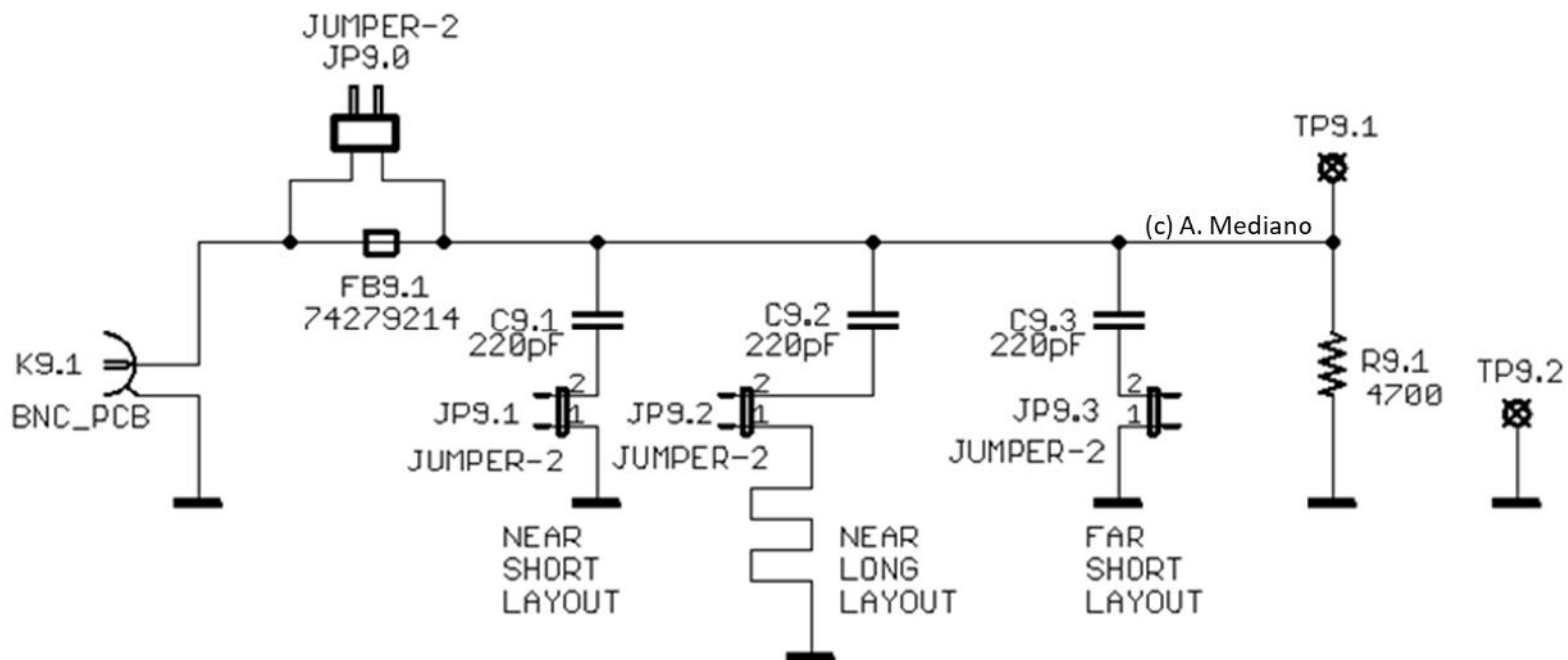


## Płytkka 09

# *Jak rozmieszczenie (layout) zmienia zachowanie filtru*

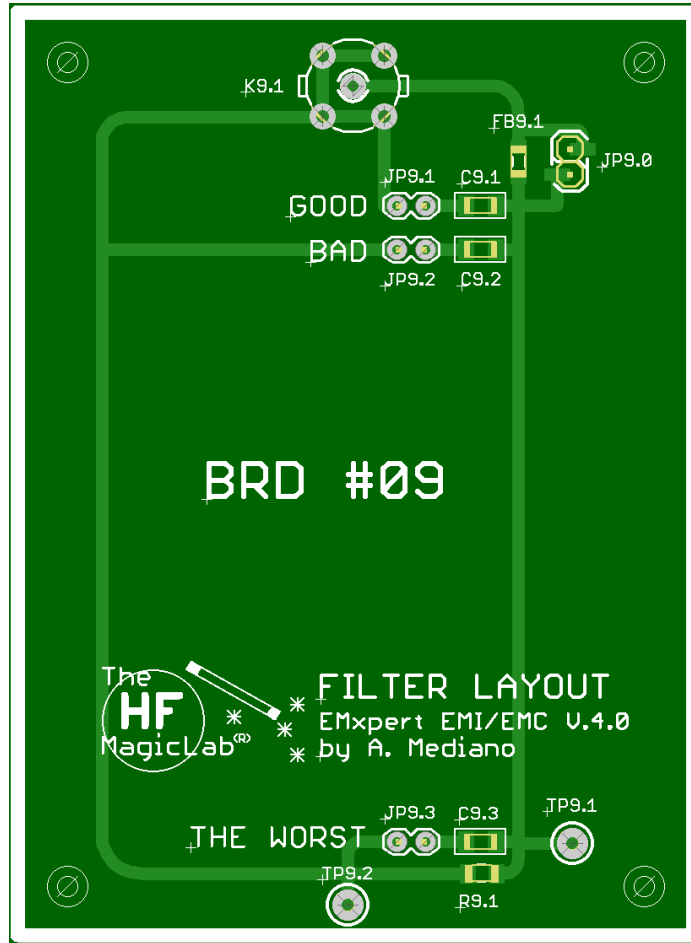


# SCHEMAT

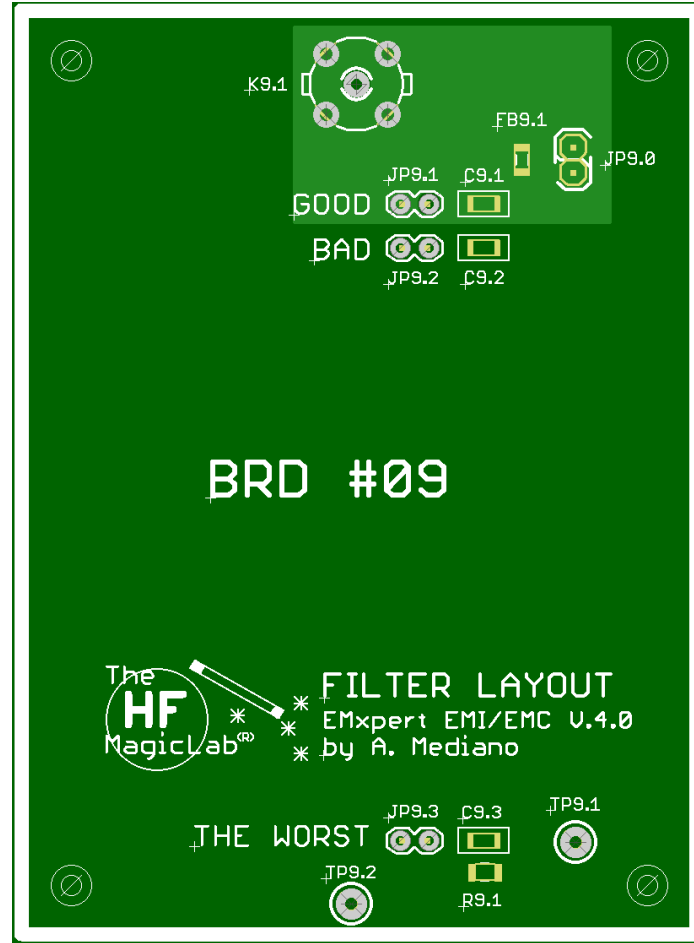




# PCBs

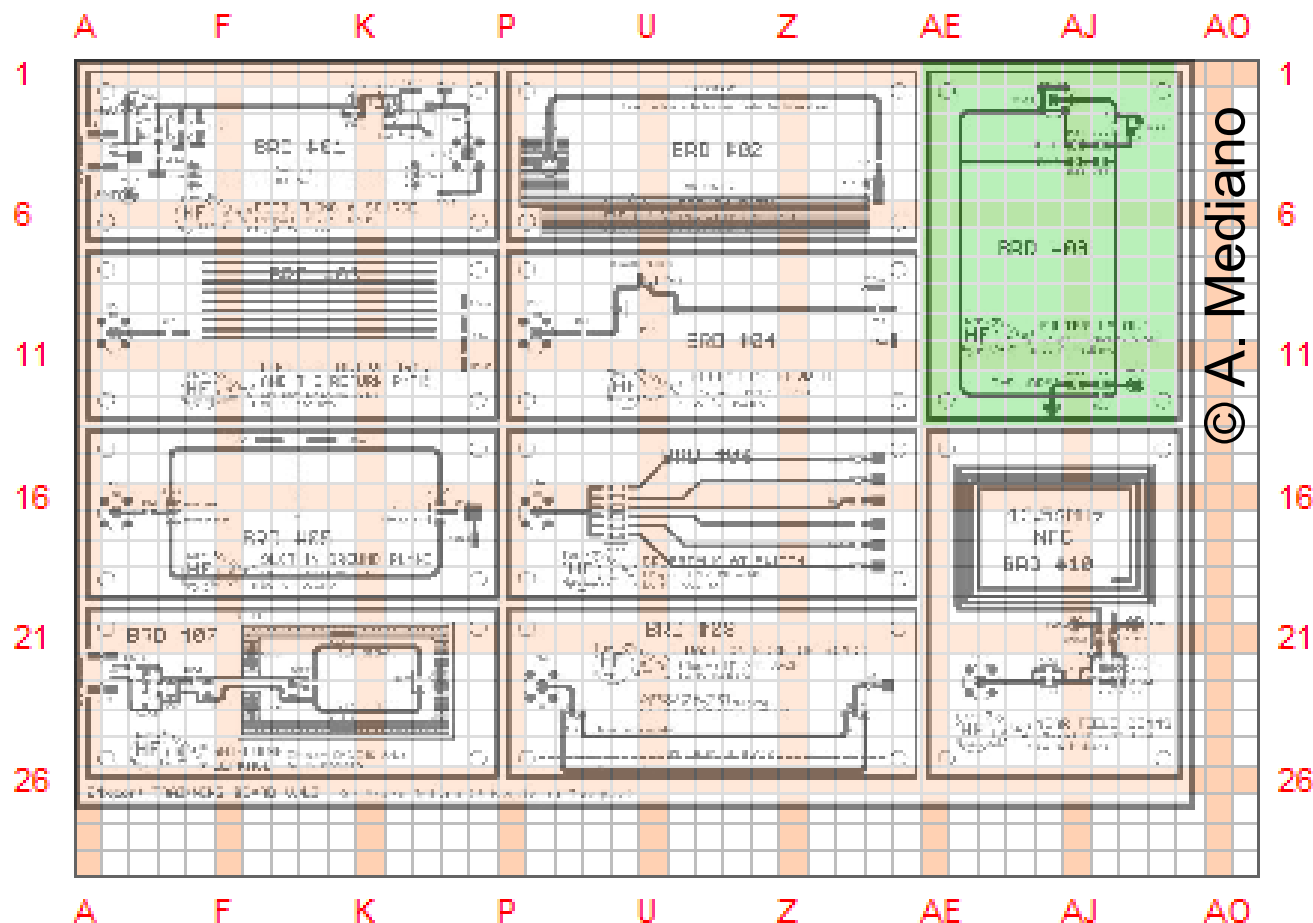


Warstwa górna



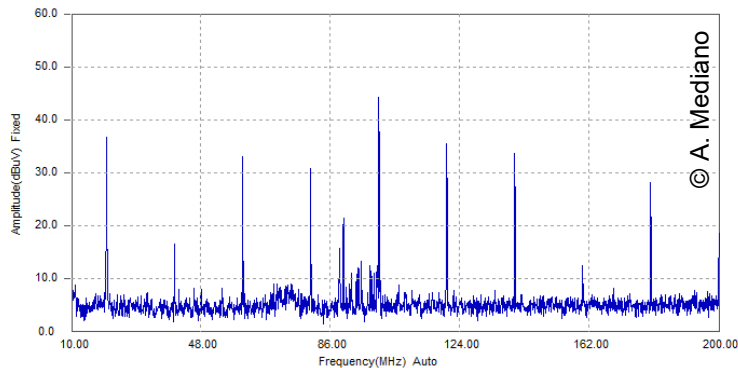
Warstwa dolna

# NAKLADKI

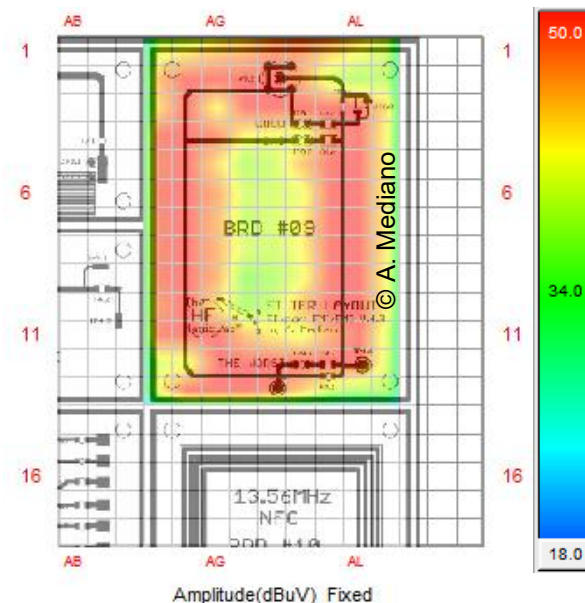
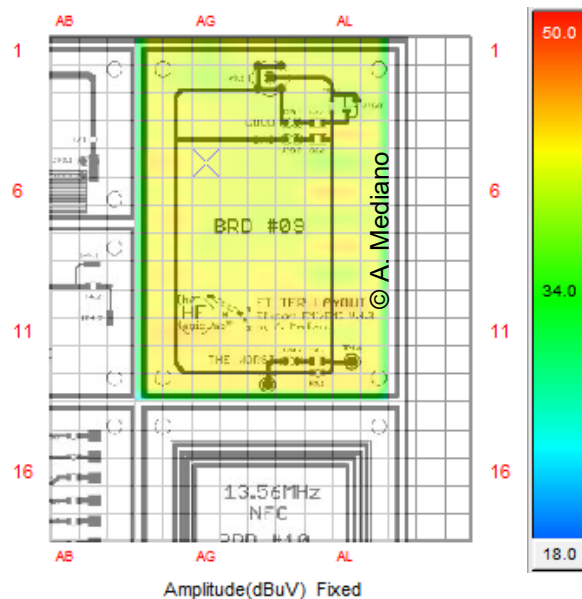
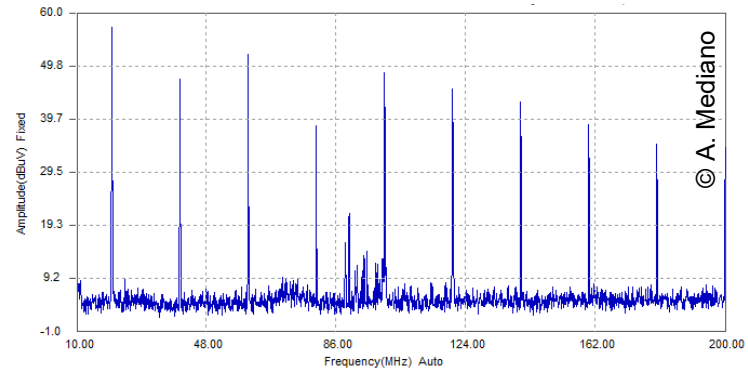


# ANALIZA SPEKTRALNA I PRZESTRZENNA

Aktywność przy wyłączonym Filtrze. Zauważ niski prąd, ponieważ rezystor obciążenia wynosi 4700 omów.

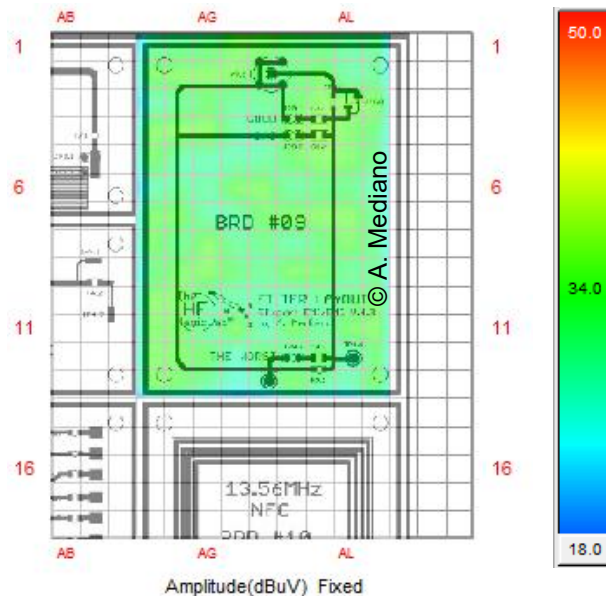
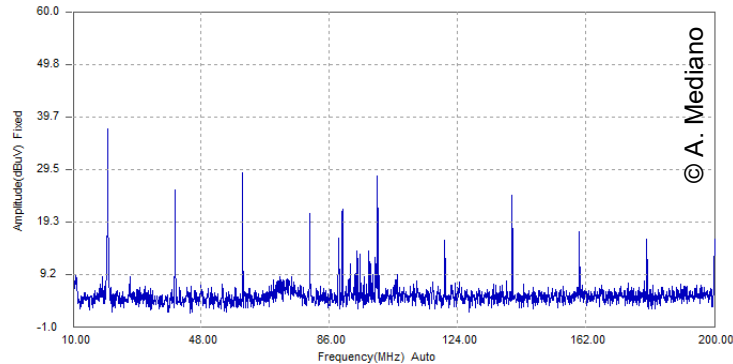


Filtr jest włączony daleko od źródła (C9.3). Zauważ wzrost prądu z powodu zwarcia przez kondensator.

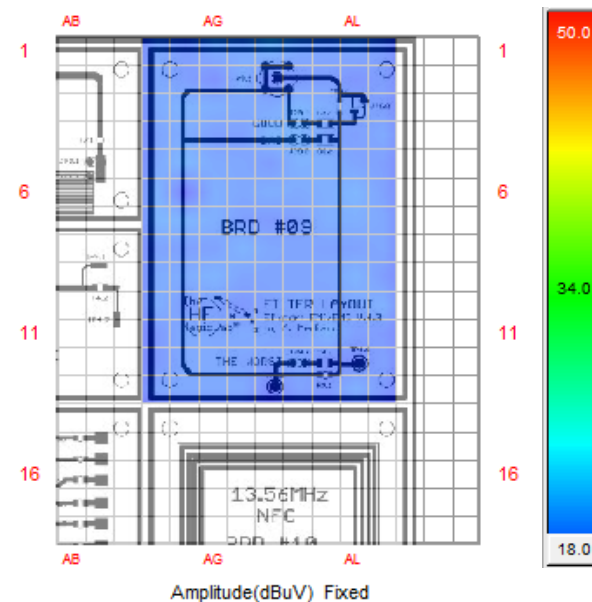
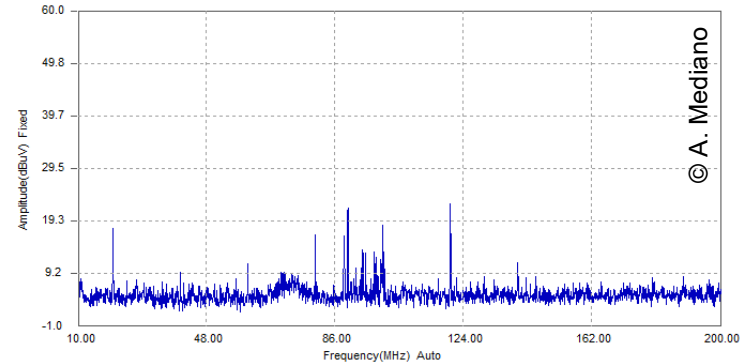


# ANALIZA SPEKTRALNA I PRZESTRZENNA

Filtr jest włączony blisko źródła.

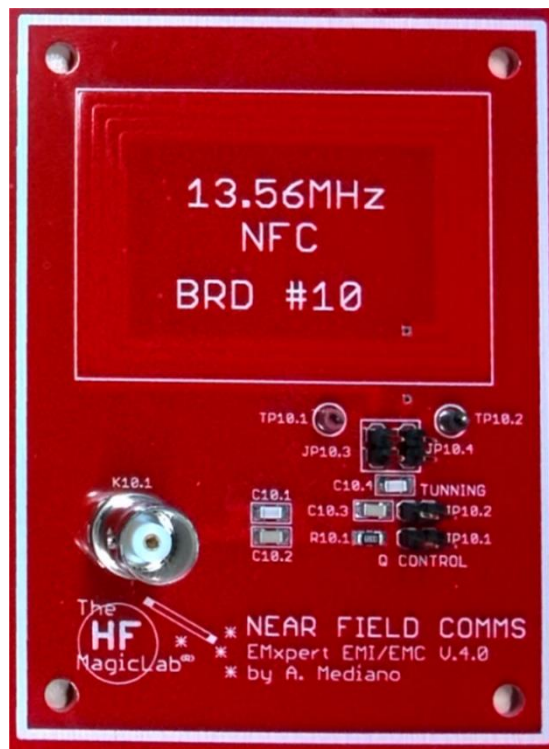


Filtr jest włączony blisko od źródła (C9.1) i ferryt jest włączony.

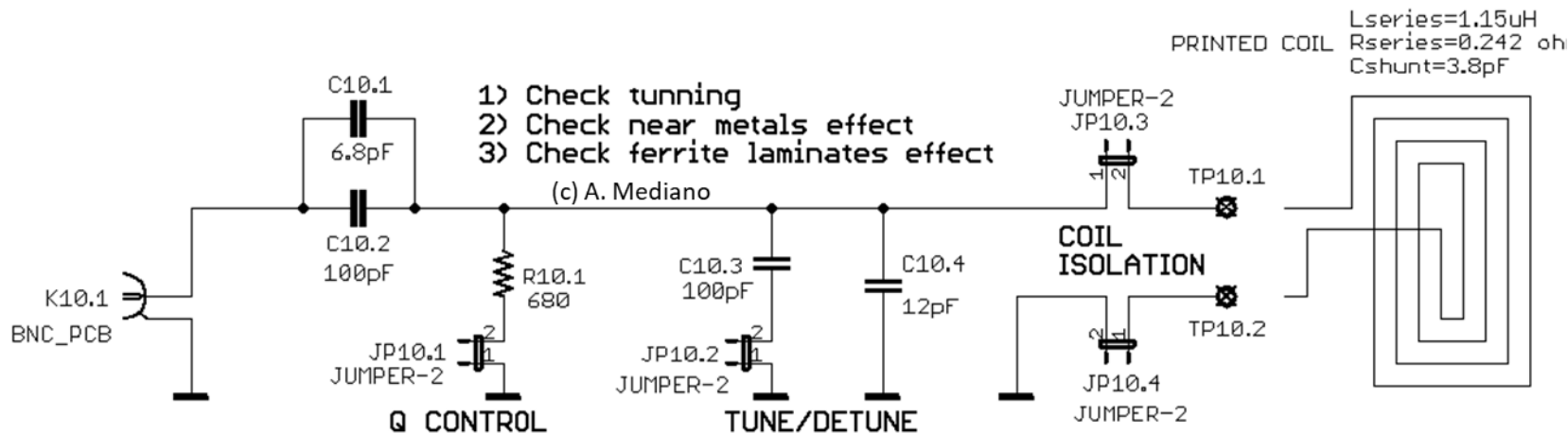


# BOARD 10

## *Komunikacja Bliskiego Zasięgu (NFC)*

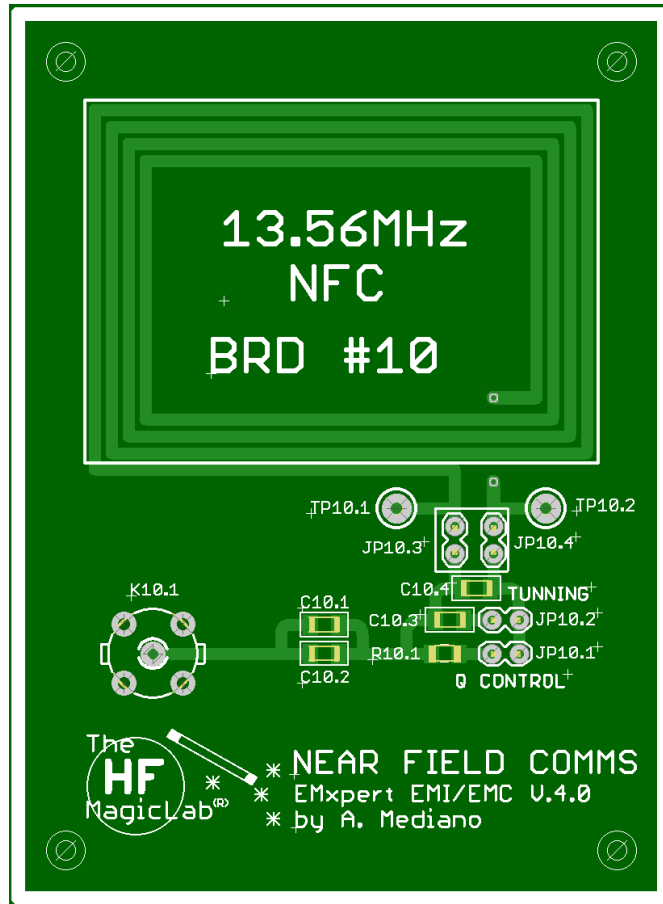


# SCHEMAT

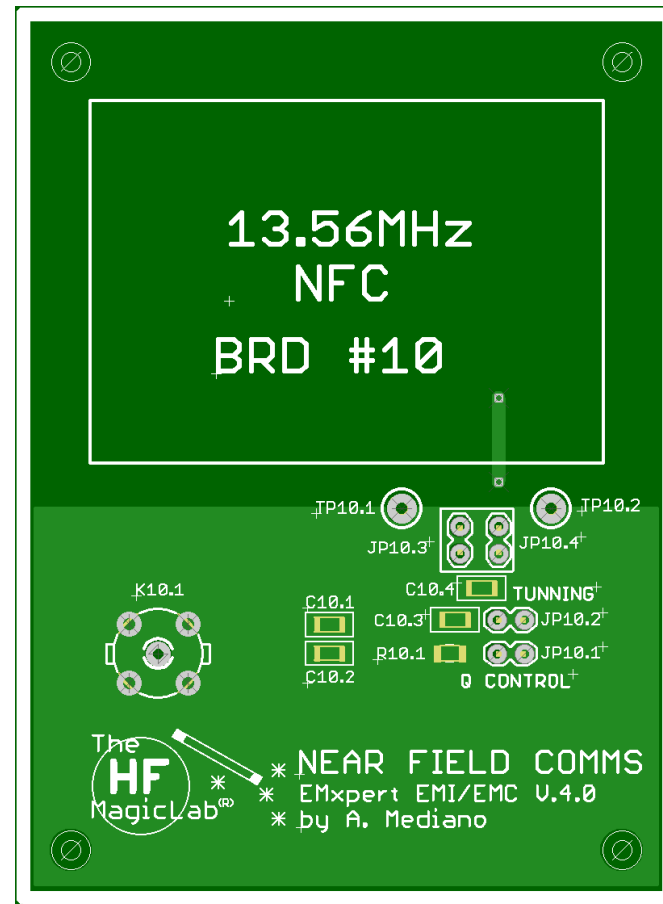




# PCBs

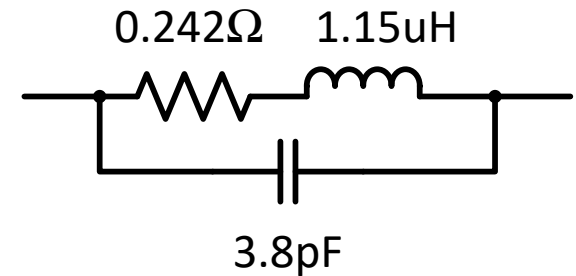
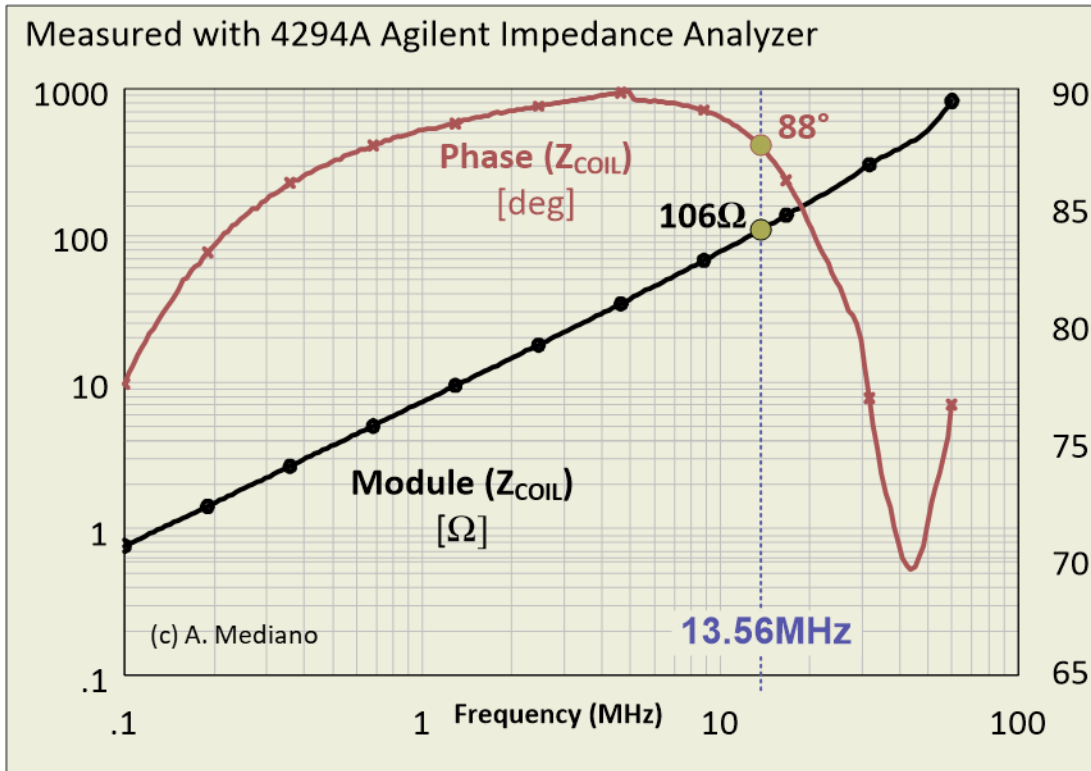


Warstwa górna

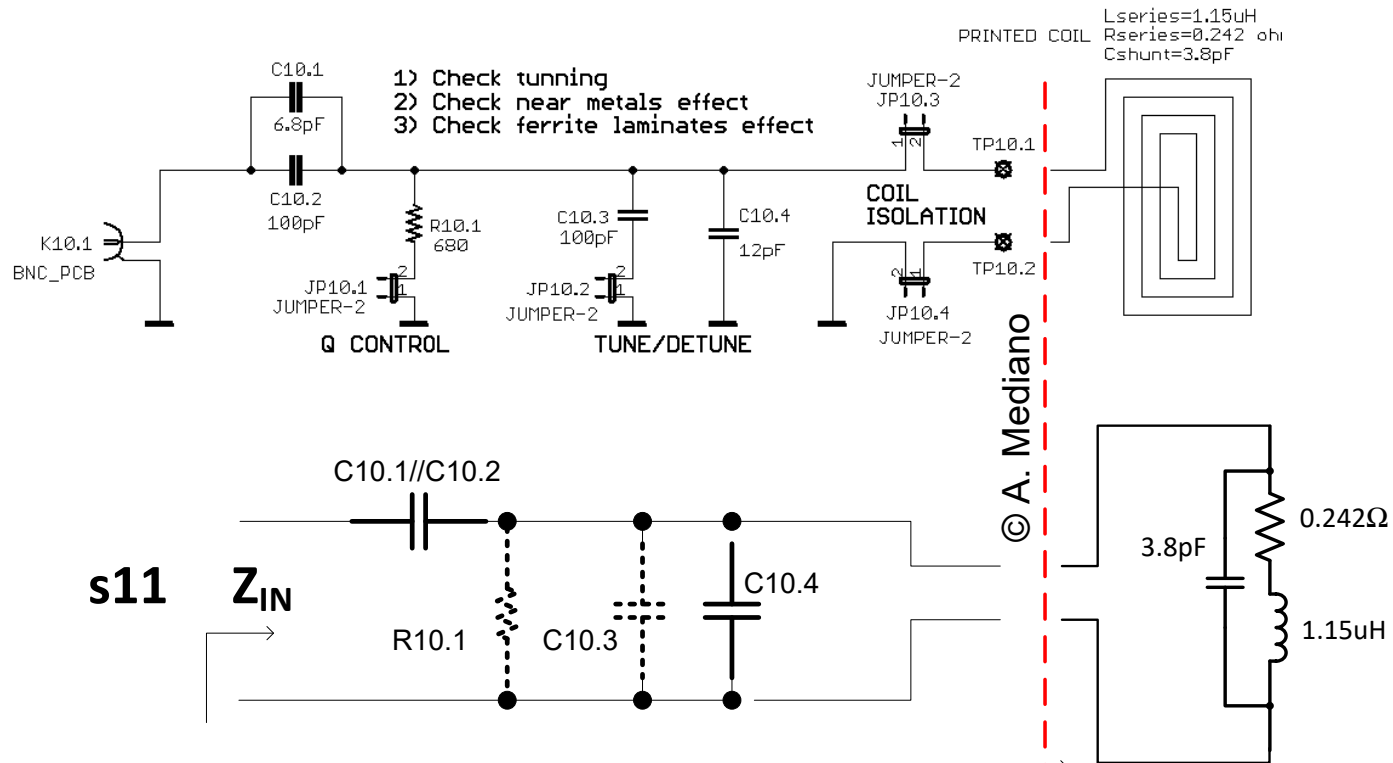


Warstwa dolna

# MODEL CEWKI



# OBWÓD

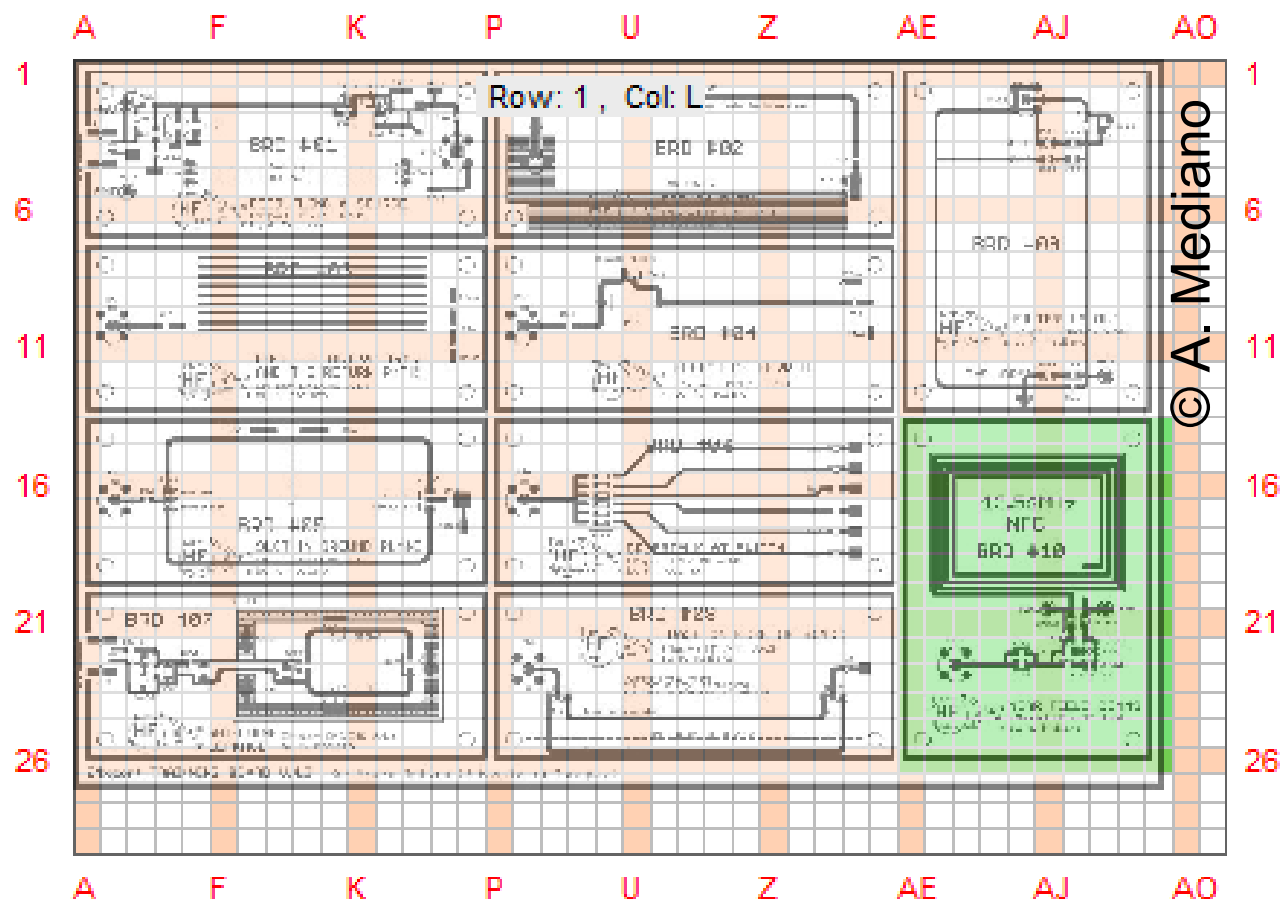


Sieć typu L, złożona z C10.1 równolegle do C10.1// C10.2 oraz C10.4, jest używana do dopasowania (strojenia) wejścia przy 13.56 MHz przy 13.56 MHz

C10.3 jest podłączany tylko wtedy, aby pokazać sytuację dużego niedopasowania (untuned situation).

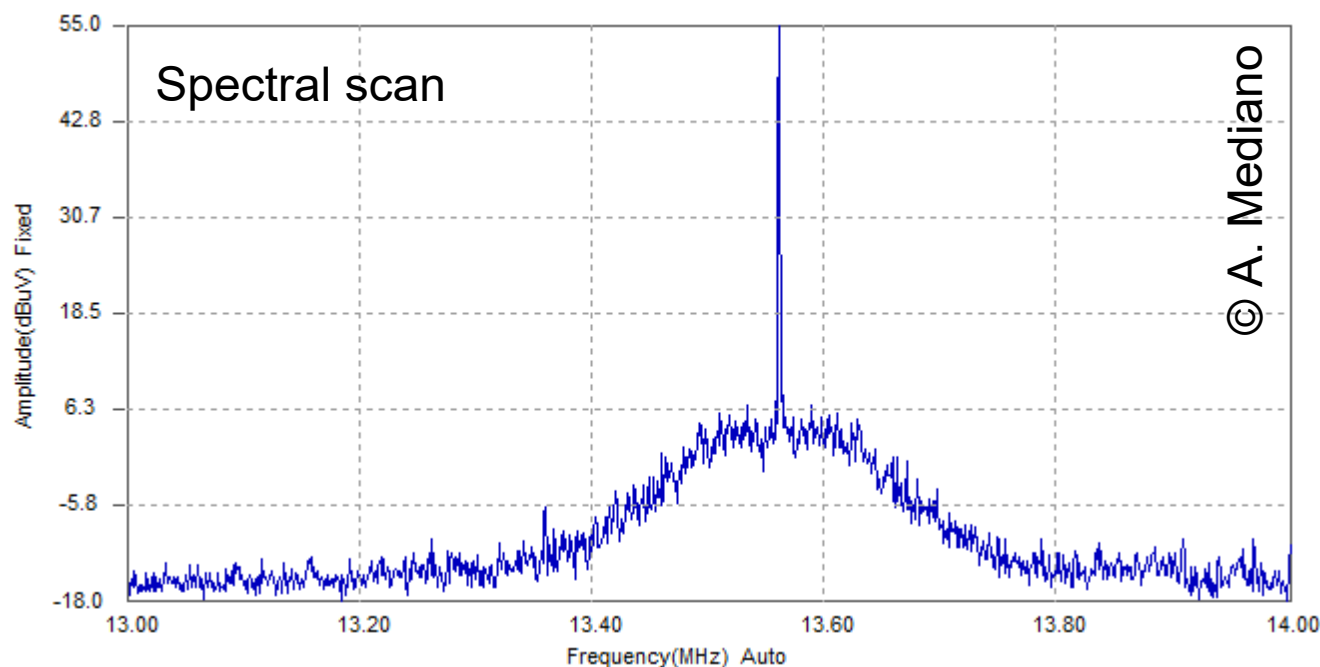
R10.1 może być użyty do zmiany dobroci cewki Q (szerokości pasma).

# NAKLADKI

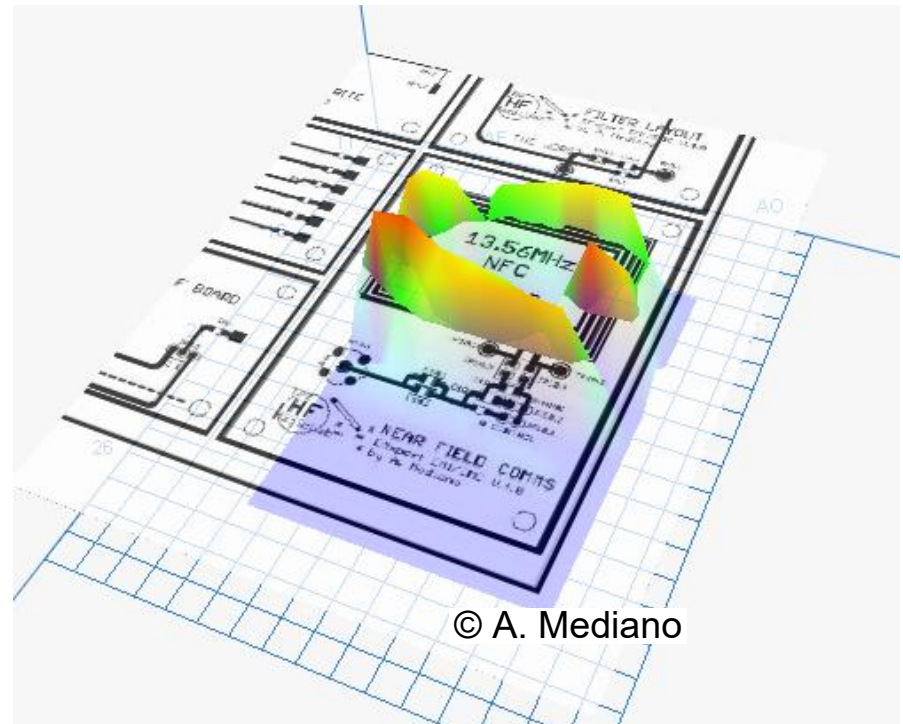
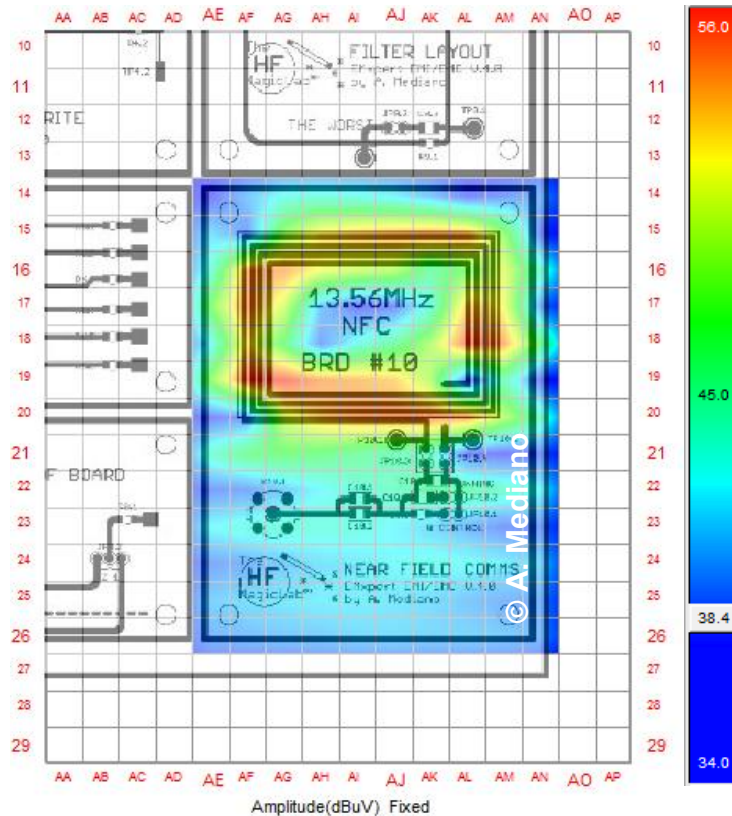


# ANALIZA SPEKTRALNA

EXT GEN 50ohm 10dBm 13.56MHz JP10.1 & JP10.2 WYŁĄCZONE (OFF) (SYSTEM STROJONY)

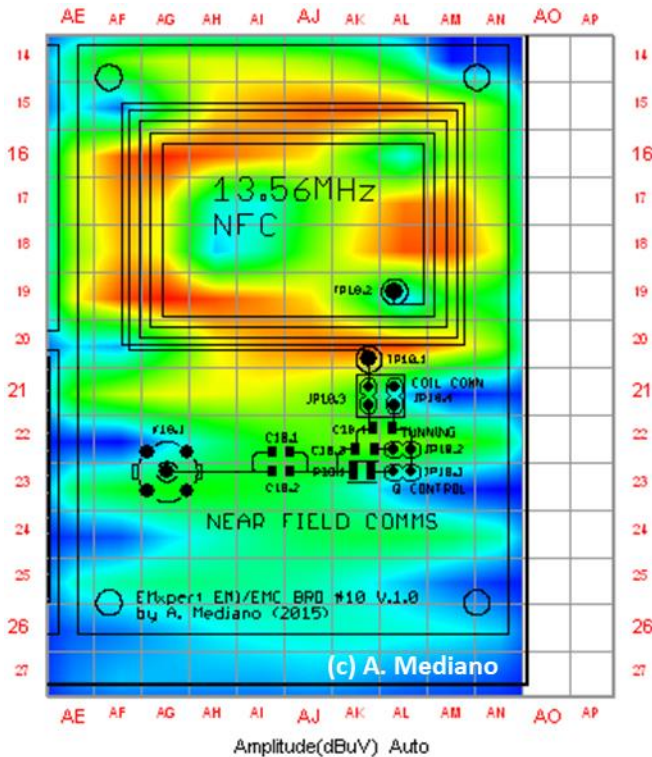


# ANALIZA PRZESTRZENNA

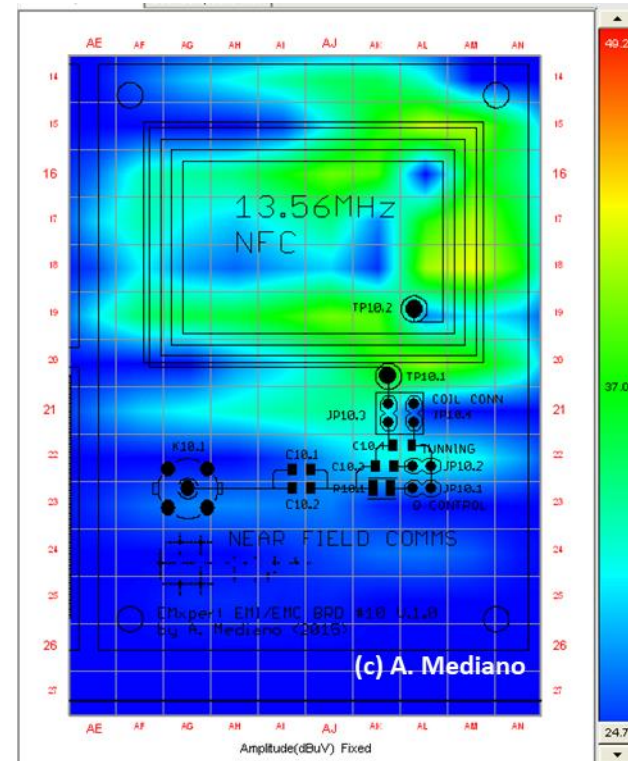




# ANALIZA PRZESTRZENNA



BEZ METALU I STROJONY



ROZSTROJONY METALEM

Wyniki 2D, gdy metalowa płyta znajduje się  
w pobliżu dopasowanego układu

# DZIĘKUJĘ

CONTACT ADDRESS

**Dr. Arturo Mediano**

Institute of Engineering Research (I3A)

UNIVERSITY OF ZARAGOZA

Mariano Esquillor s/n., 50018, Zaragoza (SPAIN)

Email University: **amediano@unizar.es**